

Abstracts of Dissertations

Institute of Information and
Communication Technologies

BULGARIAN ACADEMY OF
SCIENCES



1 / 2015



DEVELOPMENT OF
PROGRAM TOOLS FOR
MODELING OF
MULTIFUNCTIONAL
ELECTRONIC CIRCUITS

Vladimir Ivanov

РАЗРАБОТВАНЕ НА
ПРОГРАМНИ СРЕДСТВА ЗА
МОДЕЛИРАНЕ НА
МНОГОФУНКЦИОНАЛНИ
ЕЛЕКТРОННИ СХЕМИ

Владимир Иванов

Автореферати на дисертации

Институт по информационни и
комуникационни технологии

БЪЛГАРСКА АКАДЕМИЯ НА НАУКИТЕ

ISSN: 1314-6351

Поредицата „Авториферати на дисертации на Института по информационни и комуникационни технологии при Българската академия на науките“ представя в електронен формат авториферати на дисертации за получаване на научната степен „Доктор на науките“ или на образователната и научната степен „Доктор“, защитени в Института по информационни и комуникационни технологии при Българската академия на науките. Представените трудове отразяват нови научни и научно-приложни приноси в редица области на информационните и комуникационните технологии като Компютърни мрежи и архитектури, Паралелни алгоритми, Научни пресмятания, Лингвистично моделиране, Математически методи за обработка на сензорна информация, Информационни технологии в сигурността, Технологии за управление и обработка на знания, Грид-технологии и приложения, Оптимизация и вземане на решения, Обработка на сигнали и разпознаване на образи, Интелигентни системи, Информационни процеси и системи, Вградени интелигентни технологии, Йерархични системи, Комуникационни системи и услуги и др.

Редактори

Генадий Агре

Институт по информационни и комуникационни технологии, Българска академия на науките
E-mail: agre@iinf.bas.bg

Райна Георгиева

Институт по информационни и комуникационни технологии, Българска академия на науките
E-mail: rayna@parallel.bas.bg

Даниела Борисова

Институт по информационни и комуникационни технологии, Българска академия на науките
E-mail: dborissova@iit.bas.bg

Настоящото издание е обект на авторско право. Всички права са запазени при превод, разпечатване, използване на илюстрации, цитирания, разпространение, възпроизвеждане на микрофилми или по други начини, както и съхранение в бази от данни на всички или част от материалите в настоящето издание. Копирането на изданието или на част от съдържанието му е разрешено само със съгласието на авторите и/или редакторите

The series Abstracts of Dissertations of the Institute of Information and Communication Technologies at the Bulgarian Academy of Sciences presents in an electronic format the abstracts of Doctor of Sciences and PhD dissertations defended in the Institute of Information and Communication Technologies at the Bulgarian Academy of Sciences. The studies provide new original results in such areas of Information and Communication Technologies as Computer Networks and Architectures, Parallel Algorithms, Scientific Computations, Linguistic Modelling, Mathematical Methods for Sensor Data Processing, Information Technologies for Security, Technologies for Knowledge management and processing, Grid Technologies and Applications, Optimization and Decision Making, Signal Processing and Pattern Recognition, Information Processing and Systems, Intelligent Systems, Embedded Intelligent Technologies, Hierarchical Systems, Communication Systems and Services, etc.

Editors

Gennady Agre

Institute of Information and Communication Technologies, Bulgarian Academy of Sciences
E-mail: agre@iinf.bas.bg

Rayna Georgieva

Institute of Information and Communication Technologies, Bulgarian Academy of Sciences
E-mail: rayna@parallel.bas.bg

Daniela Borissova

Institute of Information and Communication Technologies, Bulgarian Academy of Sciences
E-mail: dborissova@iit.bas.bg

This work is subjected to copyright. All rights are reserved, whether the whole or part of the materials is concerned, specifically the rights of translation, reprinting, re-use of illustrations, recitation, broadcasting, reproduction on microfilms or in other ways, and storage in data banks. Duplication of this work or part thereof is only permitted under the provisions of the authors and/or editor.



BULGARIAN ACADEMY OF SCIENCES

**DEVELOPMENT OF PROGRAM TOOLS FOR MODELING OF
MULTIFUNCTIONAL ELECTRONIC CIRCUITS**

Vladimir Nikolaev Ivanov

Supervisor: Prof. Todor Stoilov

Approved by Supervising Committee:

Prof. Grisha Spasov

Prof. Kosta Boshnakov

Prof. Dimitar Karastoyanov

Assoc. Prof. Milena Lazarova

Prof. Todor Stoilov



**INSTITUTE OF INFORMATION AND
COMMUNICATION TECHNOLOGIES**
Department of Hierarchical Systems

The dissertation discussed is presented for defense at an extended meeting of the section "hierarchy system" of IICT-BAS held on 10.12.2014.

The PhD thesis consists of an introduction and three chapters. The dissertation contains 146 pages, 64 figures, 17 tables, 136 cited source applications and list of abbreviations.

The defense of the PhD thesis had been held on April 2, 2015 at 11:00 am in Room 507, Block 2, IICT-BAS.

Keywords: picoBlaze, FPGA, modeling and optimization of embedded system.

Introduction

The purpose of this thesis is to develop a program environment intended to leverage the process of automation of embedded PicoBlaze processor core systems design.

Relevance of the topic. In essence, the concept of versatility indicates the possibility of an object to perform several different functions [1]. It allows to improve consumer properties, reduce weight, occupied volume, number of constituent elements, relationships, increase reliability and safety. A dominant role in terms of versatility in digital electronic circuits plays the advanced reprogrammable circuits type FPGA. They are successfully used for a practical realization of various complex digital devices and systems based on "embedded" microprocessor cores, with the possibility of re-configuration, which identifies them as basic building blocks of all current and future high-tech information control systems and devices.

The design process of embedded systems based on programming microprocessor cores requires detailed knowledge of the structure and characteristics of the FPGA devices and environments to work with. Due to the difference between the speeds of FPGA and the evolution of development environments, there is a requirement of methods with increased abstraction. They improve the performance of FPGA development tools, accelerate the process of engineering design of multifunctional electronic circuits using embedded microprocessor cores and minimize the impact of individual designer abilities, over the design process, and offer an additional automation of opportunities.

Overview of the main results in the field

A common feature of modern methodology for the design and synthesis of electronic circuits with increased versatility represents the use of HDL-based tools. This methodology offers the possibility of pre-developed use of hardware, software and built-in processors components (IP), improves the quality, reduces the design process duration, which make it electable for a lot of electronic circuit designers.

The main trends in the development of software design tools are associated with the active implementation of high level programming languages used to create compilers or to the task description. A problem of the embedded systems design becomes their verification, occupying 80% of the time for project planning. This value can be minimized using high-level abstraction tools and unified HW and SW components, which provide an integration with the software operating at low level design cycle of SoC [119]. These requirements can be found in development systems of the companies offering FPGA devices (Mico System Builder of Lattice [34], Quartus II [33] of Altera and ISE, WebPack and Embedded Development Kit of Xilinx). Thesis environment allows integration with tools offered by Mentor Graphics, Simplicity Math Works, System Generator, Accel and others. They are team use oriented, and speed up the project movement from idea to realization. Xilinx solves the problems of the of new tools for design and development established in cooperation with the Electronic System Level (ESL) initiative interested in innovations EDA manufacturers. Its main aim is to develop system level software tools, making the projecting methodology more "close" to the designer. It is oriented towards projects requiring significant hardware resources, which calls into question its effectiveness in the implementation of projects with small embedded processors. On this basis, the implementation of the programming environment for computer

aided design of small embedded systems in a higher level of abstraction form has its own place. This allows to achieve the automation of the process of engineering and to accelerate the realization of development using microprocessor cores of this class.

Tasks of the dissertation

To achieve the objective of thesis, the following tasks are formulated:

1. To analyze and motivate the necessity of the use of embedded processors as an alternative to conventional and specialized microprocessors and their application as the basic building blocks of high-tech, information control systems and devices.
2. To develop a programming environment for automation of the design of systems with embedded processors.
3. To design technology to use in the developed environment.
4. To develop an algorithm to assess the effectiveness of the programming environment for automation of engineering in the design of systems with embedded processors.

Survey Methodology

In essence, the process of FPGA based embedded systems design becomes a complex task, bringing together the traditional hardware and software components of the system into a set of architectural abstractions describing the infrastructure of the developed system. This approach allows the use of ready hardware software platforms, unifies the creation of HW and SW components and canalizes the design of embedded systems in the following areas:

- Development of the technologies for HW / SW co-design;
- Reuse of components;
- Check and verification;
- Creation of tools for modeling of non-functional properties (reliability, power consumption, dimensions, etc..).

These trends show the necessity of independent according to the elements basis high-level descriptions, that adequately represent the functionality of the system being designed. As a basis for the environment for computer aided PicoBlaze based systems design, the developed in IPPI-RAS theory for small object areas (SOA) [67.68] is used.

According to this theory, the solution to any problem can be presented in an abstract space formed by SOA [67]. This presentation leverage the use of technologies for HW / SW co-design, allows the plausibility checks and verification, and reuse of previously established and verified code. So existing designs can be extended or modified without re-modeling, and all unnoticeable in the initial stages of design uncertainties, whose consequences are detected only in the later stages of the process can be also eliminated. Thus, the number of cycles occurring in the process of design, which in practice define its time duration are considerable minimized.

Structure of the thesis

Chapter 1 considers the essence of the methods for multifunctional electronic circuits design, when the elements with increased versatility like FPGA or ASIC are used.

The main indicators of the biggest FPGA device companies Xilinx and Altera are compared. It is shown that the FPGA devices of Xilinx stand out as the basis for the latest generation of multifunctional electronic circuits and embedded processors and systems realization. The

high-performance 8-bit RISC processor PicoBlaze, which in the most efficient way of using the internal structure of FPGA devices is also considered.

The development tools for drawing, modeling and verification of electronic circuits with increased versatility are also mentioned. The milestones of modern methodology for the design and synthesis of electronic circuits with increased versatility and basic trends in funds for development of tools using high level programming languages are shown.

Chapter 2 presents the theoretical base and practical aspects of the development of a programming environment for synthesis of PicoBlaze based devices. The classic algorithm for development of embedded processors is presented. The importance and role of pretreatment requirements and characteristics of the implemented project are clarified. It necessity of design using the independent towards the basic elements high level abstractions is shown. The structure and operating manual of the developed programming environment are also presented.

Chapter 3 presents the use of the developed environment to generate some common MPO modules and the embedded microprocessor program. A test performance of the developed environment is made. A specialized hardware description developed for the purpose of checking and adjusting the hardware and software of embedded PicoBlaze based systems designed with the developed environment is given. The realization of the embedded systems for lighting effects in homes of the future and a generator of random numbers generated based on CPU PicoBlaze are given. A comparison and evaluation of the developed modules MPO is done.

Chapter 1. Analysis of the design process of multifunctional electronic circuits

The drafting of the narration, required for the creating of initial description and algorithm of functioning of yet nonexistent objects through their transformation, optimization, removing flaws and consistent performance within a language is called design. The product of the process design is the result of the implementation of complex research, suspense, design and descriptive works in which this object can be made.

The traditional method of design is based on drawings and occurs at the stage of machine production. It is characterized that at any moment it considers only a concept of the object. This gives good results in terms of products and parts.

The current design methods allow to see many concepts of the subject. This is achieved by expanding the space of solutions, which conducts the search for new structures. They are formal schemes that allow the separation of the task of designing parts and indicate their mutual relations. The amount of information needed for decision-making at every level of the design process is ensured on the basis of modern information technologies, leading to automation of the design process.

The design process is called automatic when it is done by a human in interaction with the computer. The degree of automation is evaluated based on the proportion of project work by computer without human intervention.

The main purpose of the automated design of complex multifunctional electronic systems is to pass from the automation of various information processes existed in the object to their overall automation. Thus, the essence of the process of design is reduced to a level with a single form

for data representation of the models, allowing expansion of the variants of design solutions, reducing the number of errors in the design and shortening the timescale for implementation.

1.1. Multifunctionality as a category

The concept of multifunctionality becomes an attribute that indicates the ability of an object to perform several different functions [1]. It expands the properties of the object and the circle of solved with its help tasks necessitating its consideration in the analysis and design of electronic circuits.

The ways to reach this in multifunctionality are many. Among them, for the analysis and design of electronic circuits most often the approach "from interconnections, interactions, conditions, properties and resources, to functions" is used [1]. This approach allows the search for new, optimal user functions. Contributes to increasing the level of integration of the systems and their components and helps to turn the versatility sought for in any system attribute.

1.2. Element base for electronic circuits with increased versatility

A major factor for the creation of multifunctional electronic circuits becomes the structural surplus of the building blocks used, since it allows to achieve new parameters and properties.

A good example for a such structural surplus in the field of digital electronics is the FPGA devices. They have built specialized hardware units, high performance, negligible power consumption, and meet the requirements of the standards and norms for control and reliability of microelectronic devices used in military and aerospace systems. This determines the FPGA devices as optimal element base for the development of complex, fail-safe systems in critical application areas [95].

An essential element in the structure of modern FPGA device is a two-dimensional array of the CLB blocks. DSP blocks, static memory, and programmable input output blocks are also built within this array.

According to the survey of UBM for 2013, FPGA devices of the companies Xilinx and Altera have a great amount of applications. The basic structural parameters of this devices are presented in Table 1.3.

Tabl 1.3. Basic structural parameters of FPGA devices of Xilinx and Altera.

Device	Parameters					
	Logic Cells	Slices	DSP Slices	Block RAM (Kb)	CMT	Transceivers
Spartan-6	147443	11519	180	4824	6	8
Artix-7	35232	55050	700	12060	10	4
Kintex-7	406720	63550	1540	28620	1	16
Virtex-7	910080	113760	3960	64800	18	72
Arria V	760960	190249	2312	24140	16	36
Cyclone VE	301000	113560	684	12200	8	

1.3. Versatility of embedded processors and systems. Embedded processors

The terms "embedded processor" and "embedded system" are concepts that gained popularity. This terms refer to built within a single FPGA chip processor core, a set peripherals, memory interfaces to external drives or devices [111]. They are described using HDL languages, ensuring their implementation in FPGA devices from different manufacturers.

According to [10] the number of new projects incorporating embedded systems is growing close to the exponential law. Embedded systems can be found in contemporary systems with critical applications and those working in extreme conditions.

There are two types of processors embedded in FPGA devices (hardware and software) that play an important role in expanding versatility of modern FPGA-based embedded systems.

For hardware processors are considered those whose core is embedded in the structure of the physical FPGA device still in its manufacturing process. This kind of processors is offered by Xilinx and Altera companies.

Altera embedded hardware processor ARM922T [27] in their FPGA devices. This is a fast-acting 32 bit RISC processor designed for building systems of type System-on-Chip (SoS). Embedded in families CycloneV, StratixV and ArriaV.

As a hardware processor, Xilinx embedded in its FPGA devices from Virtex family processor cores of the company and IBM PowerPC405 PowerPC440 and ARM Cortex-A9.

Zynq-7000 is the latest family of FPGA devices offered by Xilinx. It is based on devices of Series 7 and has built-in dual-core processor ARM® Cortex-A9 [103].

Unlike the hardware embedded processors, software processors in core are created outside the structure of the chosen FPGA device. One of the best software processors offered by Altera is Nios. It is general purpose 32 bit RISC processor designed for installation in family Stratix-II and Cyclone.

Xilinx offers two software cores: Micro Blaze and PicoBlaze. Each of them has a compact architecture and occupies significantly less resources in FPGA, than what is similar to him in performance microprocessor core. Micro Blaze e software core 32-bit RISC processor with Harvard architecture. It has separate 32-bit buses for addresses and data.

LatticeMico32 32-bit general purpose processor. It has Harvard architecture, 32 registers and can process up to 32 external interrupts [34]. A comparison of its properties is presented in Table 1.6.

Table 1.6. basic characteristics of 32 bit S/W embedded processors

core	Frequency [MHz]	performance, [MIPS]	Number of slices
LatticeMico32[32]	100	-	2230
LEON 3 [32]	150	150	3500
MicroBlaze [32]	100 - 200	166	1250
Nios II F [32]	185	218	1800

PicoBlaze is a high-performance 8-bit RISC processor, which allows incorporation of multiple copies of the structure of a single FPGA device. PicoBlaze contains two banks of 16 8-bit general-purpose registers. The arithmetic and logic unit of the microprocessor is 8-bit and perform all the basic arithmetic and logic operations. PicoBlaze supports up to 256 I/O ports. PicoBlaze is freely distributed as a VHDL file. PicoBlaze is the best illustration of the need for incorporation of small processors in FPGA based projects. It rests on the fact that the use of processor modules for building-oriented realization of sequential function or hardware resources, performing several tasks in timesharing mode, proved much more effective than their hardware implementation resources on FPGA chips.

A comparison showing the number of different type processors (PIC, 8051 and PicoBlaze) that can be embedded in FPGA devices of the main families of the company Xilinx is given in Table 1.7.

Table 1.7, Number of the processors embedded in Xilinx FPGA families

FPGA families	processors		
	pic	8051 intel	picoblaze
XC3S50	0	1	4
XC6SLX4	0	1	3
XC4LX15	4	10	32
XC5VLX30	7	19	185
XC6VLX75T	17	45	448
XC7A20	4	11	108
XC7V285T	65	172	1719
XC7K410T	93	245	2444
XC7VX910T	166	439	4375

1.4. Development tools for electronic circuits with increased versatility

The modern methodology for the design and synthesis of electronic circuits with increased versatility incorporates two main stages.

- Introduction, description and synthesis of the project.
- Setup and verification of the project.

A common feature of both stages is to use HDL-based tools that within a few years will become mandatory and will be used by all designers.

These tools allow the use of different ready platforms, pre-developed components, including those containing in itself hardware or software built processors. So the volume of the finished designed and verified hardware can reach 80%.

There are two trends in the means for development of software products:

The first binds to the active implementation of programming languages of high level (C, C++) for compilers and simulators development.

The second trend is associated with the creation of metalanguages (e.g. UML, Unified Modeling Language), allowing description of the task, and consequently generates the necessary software [98]. The strengths of these trends are visible when the amount of FPGA logic cells exceed the limit of 100000. They allow the use of abstractions and automatization of the processes of realization of small details of the project, which leverage the acceleration of technology for the automated design and achieves a reduction in the possibility of the occurrence of errors.

The increased versatility of embedded systems transforms the need of their design, verification and adjustment within acceptable limits in a serious problem. The estimate of this problem shows that at the time for functional verification and setting borrow up to 80% of the time for project developing. This requires the creation of new automation equipment, providing fully integrated design that permits simultaneous development, design, testing, verification and

adjustment of software and hardware part of the project throughout the design cycle from idea to realization.

Thus, the essence of the program activities design moves to the field of RTL. Such a trend can be found in development systems Micro System Builder of the company Lattice [33], Quartus II of Altera [32], ISE Web Pack and on Xilinx and others.

To develop projects based on FPGA devices, Xilinx offers various tools and platforms that enable the use of software tools such MATLAB / SIMULINK company Math Works, System Generator, and integration with inflammatory means for deploying other EDA manufacturers like Simplicity and Mentor Graphics. Xilinx pay more attention to the development of complementary technologies.

For the design of embedded microprocessor systems, Xilinx offers Embedded Development Kit (EDK). It supports the development and setting of the hardware and software of microprocessor systems using Micro Blaze or PowerPC cores for the families Spartan and Virtex.

It supports the opportunity for joint development and adjustment of software and hardware parts and tight integration with standard development tools ISE Web Pack and ISE Foundation, it has libraries containing IP cores for various components and the ability to verify the hardware with the ModelSim program. Xilinx does not offer special development environments of the 8-bit embedded systems based on the core PicoBlaze. For hardware developing the Web pack package is used.

As a means of development of the software only assembler and integrated environments pBlazeIDE or openPICIDE are used. For this reason, the implementation of the programming environment for computer aided design of integrated, PicoBlaze based systems by presenting them in a form with a higher level of abstraction has its place and importance in the process of automation of engineering.

The problem with the time for functional verification and adjustment becomes more relevance when a survey of the development, including one or more microprocessor cores located on a same crystal using separate tools for hardware and program modules.

The modern understanding for minimizing the time for verification and adjustment is based on a methodology that enables simultaneous conduct of the development, verification and adjustment of software and hardware at all stages of development, ranging from concept and design sketches to the physical realization.

It enjoys languages and tools to describe and generate models of processor cores and peripheral devices built within the crystal. Supports integration of external compilers, simulators, synthesizers, editing tools and HDL languages. Allows parallel work and the use of external devices for simulation and visualization. Provides seamless integration with software operating at the lowest levels. Interacts with external hardware systems.

Ensures development of embedded FPGA based systems, a significant boost to the process of verification and adjustment of software and hardware.

1.5. Summaries and conclusions

It is shown that the structural surplus and increased number of integrated identical elements, along with development tools for design are the main factors that determine the versatility of electronic circuits. The possibility to use FPGA devices as a medium for the construction of various complex and fast processor cores and SoC and definitions of the terms "embedded processor" and "embedded system" are given. The trends in development of hardware and

software products that extend the functionality, reduce the possibility of occurrence of errors and determine the necessity of using HDL-based tools for modeling and verification are examined. A review of embedded system development tools of companies Lattice, Altera and Xilinx is made. Described are indicators of the means for the design of embedded microprocessor systems with cores Micro Blaze or PowerPC, offered by Xilinx, built in the Spartan and Virtex families.

The necessity of creating special hardware and software environment for computer aided design of integrated, PicoBlaze based systems, which contain architectural abstractions covering all low level system objects to those responsible for communicating with the user is described.

Chapter 2. Developing a programming environment for the synthesis of PicoBlaze based devices.

The process of hardware and software embedded system design used for the realization of FPGA devices becomes a multilevel task, which requires a complex approach. This approach must combine the traditional hardware and software components of the system being to developed into a set of architectural abstractions which cover all practical variety of potential options of architecture and infrastructure of the designed system.

Its application allows the use of already done hardware or software platforms, unifies creation of HW and SW components and channel design of embedded systems in the following areas:

- Development of technologies for HW / SW co-design;
- components reuse ;
- check and verification;
- Creation of tools for modeling of non-functional properties (reliability, power consumption, dimensions, etc.).

These areas demonstrate the need for use of high-level abstractions in the process of design.

2.1. Design program PicoBlaze based systems

As a basis for creating a program for automated design of PicoBlaze based systems, the created in IPPI-RAS theory for small object areas (SOA) is used [67, 68]. According to this theory, the solution of a task can be obtained by its presenting and modeling in an abstract space formed by SOA. This theory ensures the transformation of the infinite variety of tasks in a finite set of mutually independent SOA [67].

Its implementation in the system developed allows to use the HW / SW co-design system components, checking the authenticity and verification and reuse of previously created and tested code, which permits the application of already existing designs without re-modeling or re-building. This minimizes the number of recursion arising in the process of design which determines its duration.

2.2. Creating an environment for computer aided PicoBlaze based systems

The main difficulty arising in the process of system development using embedded processors is a compilation of the configuration file, which reflects the description of the relationships

between the components and modules of the system, in the form of text in terms of high-level language.

The construction of this file is a task prone to errors, which can be found only in the process of synthesizing the project. An approach is made to minimize the number of errors when entering the desirability of drawing up a sketch or full scheme of connections that support the creation of the file.

Their presence allows the designer to capture and track the entire essence of the system at a glance. Based on this, the concept underlying the proposed method for automatically generating of a file containing the description of the PicoBlaze based system built is limited to just the description of the system from its block diagram. In order to do this, a set of SOA based on the analysis of the available projects described in the literature [70-74] is formed.

Each one of these modules has been developed as graphical primitives which can be used in environments of introducing electronic designs. They are united in the library, shaped according to the requirements of OrCad. The library is not closed and is subject to certain rules so it can add other modules.

The use of this set in the development of embedded PicoBlaze based system is illustrated in Figure 2.6. From this diagram, the developed program environment generate the configuration file of the system, and it can be submitted to the environment for work with FPGA devices (Web Pack).

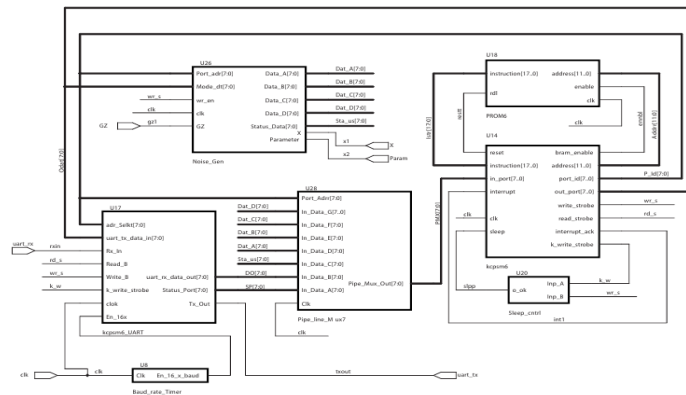


Figure 2.6. Graphical representation of embedded PicoBlaze system.

For proper operation of the developed environment, each SOA module is equipped with a corresponding VHDL description of the hardware part and assembler driver to it.

The block diagram of the developed environment for automated design of embedded PicoBlaze based systems is shown on figure 2.7.

2.3. Design of embedded systems with the environment ViNi73A

The work with the program environment for automatic generation of embedded PicoBlaze based systems begins with extracting of its distributive file in a specific directory. After this operation, the directory forms the executable program ViNi73A.exe and supported PicoBlaze_EDK.rar file. Launching the executable file opens the window in which one must enter the name of the project being developed.

Based on this name, the environment create a working subdirectory with the same name as the project and launches the EDA OrCad, in which block diagram of minimal embedded PicoBlaze based system is generated. This scheme is a template, which the user can modify or

supplement with other modules according to specific project requirements. After the necessary changes are made, the EDA OrCad is closed and the sub directory with the name of the project is generated by the environment. Now, the design of the embedded PicoBlaze based system is finished and one can proceed with the Web pack.

For this purpose, it is enough to run a *.xise automatically generated by the developed environment, located in the project subdirectory generated. This file is from the developed environment and contains a description of the project being developed according to the requirements. For proper operation of the Web Pack environment, the project hierarchy should be added with automatically generated by the program *_PROM6.vhd and UCF_demo_file.ucf files, located in the working directory of the project.

The main result of the process of synthesis is the creation of *. bit file that contains all the detailed information, necessary for modeling and wiring of the project. Activation of the process of synthesis begins with the choice of command Process/Run from the main menu.

The functional verification of the project is performed using pre-generated tests. They are generated by the Web Pack system as a template, in which sets of the timing relationship of the input effects are pointed out.

The final stage of the process of an embedded Picoblaze based system design is its downloading into the structure of FPGA chips. For this purpose, it is necessary to use the dedicated programming dongle and to start the Configure Target from the proses window of the Web Pack system.

2.4. Summaries and conclusions

The use of agents having a higher level of abstraction in the design process of embedded systems is a major factor for its development, improvement and automation.

They provide a high degree of relevance between the patterns of the elements constituting the system being developed and its physical implementation. Enabling the automation of the design process, starting from the formalization and entering of the initial design procedures, development and testing of models, algorithms, methods and means for the realization of individual design solutions.

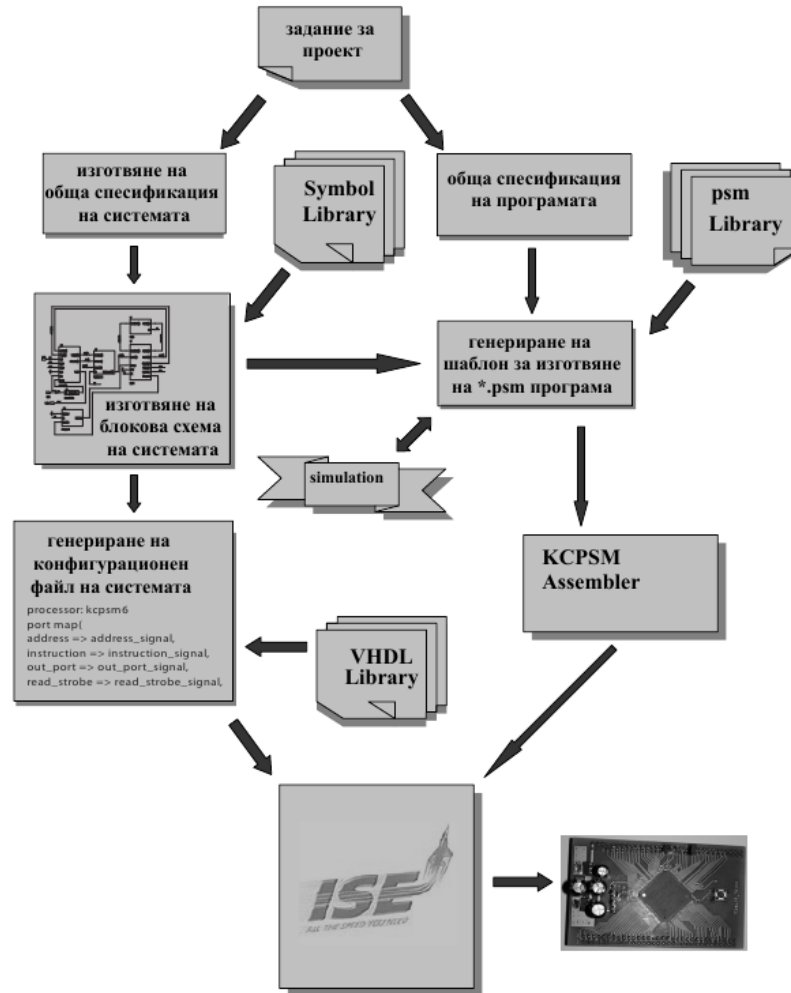


Figure 2.7. Block diagram of the developed environment for automated design of embedded PicoBlaze based systems.

In this chapter, the development of automated programming environment designed for the design of embedded systems based PicoBlaze is presented. The solution to this problem is based on the theory of SOA.

The multifold nature and practical aspects of computer aided design of complete embedded FPGA-based systems are shown. The specific and practical aspects of the design process of the embedded systems are present. A generalized algorithm for automated design of embedded PicoBlaze based systems is developed. The reason why the initial stages of the design of the built-in FPGA based systems cannot be automatically carried out, without human intervention, is shown. The need for prior preparation of graphic sketches in building configuration file built PicoBlaze based systems is also discussed.

A programming environment to automatically generate configuration file and template for the assembly program of the CPU block diagram of the developed system is developed. An example illustrating the use of the environment for automatic generation of embedded PicoBlaze based systems is presented.

Chapter 3. Implementation of engineering applications developed environment.

3.1. Development of SOA modules

When generating applications realized with the help of PicoBlaze based systems, it is possible the emergence of a need for enhancement of the control program of the CPU or create a new SOA module.

The SOA module containing the control program of the processor is prepared in assembler, based on the *.psm file generated automatically by the program ViNi73A. As an assembler, the program KCPSM6 is used. It is a Windows application whose window displays messages and identifies where errors have occurred.

One of the interfaces that gained most popularity in the construction of the serial communication between chips is SPI. It is put in use by Motorola and is currently used in the products of many manufacturers.

In essence, this is the simplest inclusion, involving only two chips. The protocol for data transmission via SPI interface is quite simple. For the purpose of developed system, one hardware and two software SPI modules have been developed.

The essence of the SPI module of the first program consists in the possibility to control the 6 independent devices, connected in parallel. The second software module is oriented to work with up to seven different interruptions. Both developed modules ensure data transmission at a speed close to 3.3 Mb/sec.

In order to achieve the required accuracy for the stable functioning of a UART module, the gating clock of the system should be divided by a number that ensure the needed appropriate rate of information exchange with error below 0.6%.

For the three most common system clocks, that are 25, 50 and 100 MHz, used in the development of different hardware systems, the values of the divisor number varies in the range (2 to 4000).

The classical realization of these divisors requires a large set of FPGA resources. In order to perform a big reduction of the needed FPGA resources, an approach using the LUT tables is developed. Due to this, the resources being used are restricted to a few CLBs.

3.2. Hardware environment for the reprogrammable devices

In order to reduce the time for system verification, a hardware environment for checking of the developed embedded systems based on CPLD and FPGA devices series HS9500XL, Cool Runner-II and Spartan-6 by the Xilinx company is realized. It has a lot of I/O ports and assists the visualization of information in the process of development of various projects.

3.3. Evaluating the effectiveness of the developed software tools

The main objective of an automated environment for design of the embedded PicoBlaze systems is shortening the total time of the process of their realization. This process can be separated in two parts: specific and non-trivial.

The specific part includes all activities related to the development of the system configuration file and the program of the embedded processor. The second part covers the synthesis of the trivial activities, implementation and generation of binary module carried out by the

development environment (web pack, ISE or VIVADO). The execution time of these activities is an important indicator for the development environment used and is directly dependent on the size of the project. As a rule, the amount of logic cells required for the construction of embedded PicoBlaze based systems rarely exceeds the value of 5K. Consequently, the time of their creation turns out to be sufficiently small and can be ignored. Therefore, the time necessary for their realization is determined by the time to perform all the operations of the specific part of the process of design. For this reason, these operations become a convenient criterion for determining the effectiveness of the developed programming environment for computer aided design of the integrated PicoBlaze based system.

In order to obtain a reliable picture of the performance of developed program system, two sets of experiments were conducted. They allow to get an idea of the times required to create the configuration file of the system. Each series was attended by 15 people divided into beginners, experienced people and experts groups. The task of the participants in the first series was to enter the configuration file of the system from a listing.

The task of the participants from the second series was to compile the file from the block diagram. The results of the participants of both series are shown in Figure 3.20.

For comparison, the average time for compilation of the configuration file of the system developed by two people trained to work with the designed programming environment is also shown in the same graphics.

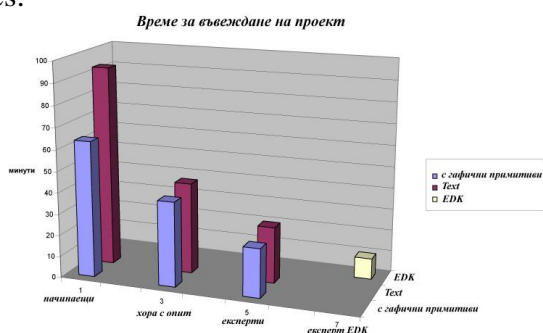


Figure 3.20. Average time for creating a configuration file.

The relationship between the time to put in the file description of the system and the one obtained using the developed program demonstrated to achieve an acceleration in its use is shown in Figure 3.21.

These graphs show that the process embedding generation of PicoBlaze based systems depending on the qualifications of the designer, can be accelerated from 2 to 10 times when the developed programming environment is used.

3.4. Designing an embedded microcontroller for system lighting effects in homes of the future

One of the mandatory features characterizing the quality of the homes of the future is the presents of the system of lighting effects intended to improve the health factor of the human.

The structural scheme of the system for lighting effects in the homes of the future, built on an embedded in FPGA device processor becomes the most effective means for its realization.

The hardware of the developed system is realized on the basis of FPGA device processor PicoBlaze embedded in Spartan 6. The integrated processor, the accompanying logic

environment and actuators are described in the VHDL language, by methodology described in [6, 7] from the list of papers related to the dissertation. This methodology allows the configuration file of the system and a template for the control program of the embedded processor to be created automatically from its block scheme. The control program is written in assembler and its monitoring and communication program does not exceed 300 commands.

3.5. Design of a random number generator

The question of hardware random number generation occupies a special place in the development process of precise mathematical models and complex experiments conducted.

The need for the creation of such class devices is determined by the fact that large functional capabilities of modern building blocks in the form of FPGA devices allow the construction of devices and open the possibility of successfully solving in real time on a wide range of scientific and applied tasks. As a base for the development of hardware based random number generator the Spartan-6 XC6SLX4FPGA device, the structure of the GENAP type generator [135] is used. The structure is extended with hardware blocks that allow the generation of random numbers with properties virtually indistinguishable from the ideal ones.

The hardware implementation of the project was studied in Prague, together with colleagues from ITIA (Institute of Information Theory and Automation) to the AN of the Czech Republic under conditions close to the real. After the complete functional testing of the generator, the deviation in the features of the generated random numbers according to a priori expected parameters cannot be found.

3.6. Summaries and conclusions

In order to support the realization of an SOA module non-existing in the library of the developed environment or the need for reworking of a CPU control program, a relevant methodology in of this chapter is presented. An assessment of the developed programming environment speed is made. An example of the development of a hardware SOA module and two software modules performing communication protocol SPI is presented.

As an example of the overall development of integrated PicoBlaze based system, the design of a system for lighting effects in the homes of the future and a random number generator is presented.

Contributions of the thesis

1. An analysis of the process of hardware design using a modern FPGA devices overview and embedded processors was defined as the need to develop automated tools to support the processes of synthesis and verification of the functionality of the hardware systems.
2. A program environment allowing the automatic design of embedded PicoBlaze based systems that include three new types of system libraries was developed.

3. The program environment was applied to the design of a real hardware Random Number Generator and microcontroller for management of the system for lighting effects in the homes of the future devices.
4. An estimation of the performance of the developed program system for automated design of embedded PicoBlaze based systems was done.

**List of publications related to the thesis
of Mag. Eng. Vladimir Ivanov**

1. Ivanov. VI, Ivanov. N. "Stages in the design of systems picoblaze Coll. Reports of Scientific Conference 2013 "25 years of flight of the second Bulgarian cosmonaut" D.Mitropoliya, 10-11 Oct 2013, pp. 90-94 ISBN 978-954-753-177-2
2. Ivanov. VI. "CHARACTERISTICS AND FEATURES OF FAMILIES FPGA SPARTAN 6 VIRTEX 6 SERIES 7", proc. of AUTOMATICS AND INFORMATICS conf., Sofia, 3-5 October, 2012, ISSN 1313-1869 page 95-99.
3. Ivanov .VI. "Management stands with reprogrammable logic", Coll. Reports of Scientific Conference "Service Robotics and Intelligent Systems 2012" HQ BAS, November 30, 2012, .ISSN1310-8255, pp. 85-92.
4. Stoilov T., N. Ivanov, V. Ivanov "The Contemporary FPGA Devices Offered by Xilinx", Proc. Of International Conference AUTOMATICS AND INFORMATICS '11, 3-7 October 2011, Sofia, ISSN 1313-1850 pp. B-377-B382.
5. Ivanov Vladimir "A program for an automatic PicoBlaze type embedded system generation" 14-th International Conference on Computer Systems and Technologies, 28-29 June 2013, Ruse, Bulgaria pp. 91-97, ACM ISBN: 978-1-4503- 2021-4.
6. Ivanov. VI. "On the approach for automatic generation of small embedded PicoBlaze system", proc of the 13th International Conference on ACSD, 8-10 July Barcelona, Spain, 2013 pp257-260, ISBN 978-0-7695-5035-0, ISSN 1550- 4808.
<https://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6597648>
7. Ivanov. Vladimir "An approach for a PicoBlaze system generation" proc of DISTRIBUTED COMPUTER AND COMMUNICATION NETWORKS (DCCN-2013): 7-10 October DCCN-2013 pp. 233-237 ISBN 978-5-94836-366-0.

References

1. S.I.Pernitskiy Multifunctionality. TRIZ-fest-2007(in Russian).
10. www.Xilinx.com / publications / XCELL issue 51.
27. Altera Corporation, The ARM992T Escalibur Development Handbook.
33. Altera Corporation, Nios® II Processor Reference Handbook.
34. LatticeMico8 Core Source Code Revision 2.3 VHDL, Lattice Semiconductor Corp.
46. Chapman KCPSM6 relies 7, www.xilinx.com
49. Varichenko L.V. Abstract algebraic systems and DSP, Kiev, Science, 1986 (in Russian).
52. Maltsev A.I. Algebraic systems M., Science, 1970 (in Russian).

53. Leng S. Algebra M., Mir, 1968. (in Russian).
66. Ken Chapman DS2432 Communicator, Xilinx, April, 2006.
67. Fine VS Pattern recognition and machine understanding of human language M, Science, 1987 (in Russian).
68. www.Fine_System.org.
98. Shagurin I. SoC, peculiarities, realization and perspectives J. Electronic components №1 2009 p. 58 (in Russian).
103. Kalachev Al. Multi core platform zynq7000 J. contemporary electronics № 1 2013 p.22 (in Russian).
111. AE Platunov, NP Postnikov, High level embedded system design St. Petersburg 2011(in Russian).
126. <http://www.actel.com>.
95. FPGA and microprocessor benchmarking and their use in information system development. Scientific; Technical Report, HAI, H.E. Zhukovsky, Ukraine, 2005(in Russian).
128. http://forums.xilinx.com/t5/PicoBlaze/PicoBlaze_FAQ.doc.
133. Vladimir Ivanov. "Universal hardware environment for development with reprogramiruemii devices" proc of NMSH Ruse, 2013 pp. 35-38, ISSN 1314-9024.
135. J. Havel The generation of truly random binary digits J. Phys. E: Sci. Instrum1973, vol 6.



АВТОРЕФЕРАТ НА ДИСЕРТАЦИЯ

за присъждане на образователна и научна степен “доктор” по научна специалност 02.07.20. Комуникационни системи и мрежи

РАЗРАБОТВАНЕ НА ПРОГРАМНИ СРЕДСТВА ЗА МОДЕЛИРАНЕ НА МНОГОФУНКЦИОНАЛНИ ЕЛЕКТРОННИ СХЕМИ

Владимир Николаев Иванов

Ръководител: проф. Тодор Стоилов

Научно жури:

Проф. Коста Бошнаков
Проф. Гриша Спасов
Проф. Димитър Карастоянов
Доц. Милена Лазарова
Проф. Тодор Стоилов



Дисертацията е обсъдена и допусната до защита на разширено заседание на секция „Йерархични системи“ на ИИКТ-БАН, състояло се на 10.12. 2014 г.

Дисертационният труд се състои от на увод и четири глави. Дисертацията съдържа 146 страници, 64 фигури, 17 таблици, 136 цитирани източника, приложения и списък на използваните съкращения.

Защитата на дисертацията ще се състои на 02.04. 2015 г. от 11 часа в зала 507 на Блок 2. на открито заседание на научно жури в състав:

1. Проф. Д.т.н. Тодор Стоилов
2. Проф. д-р Коста Бошнаков
3. Проф. Д-р Гриша Спасов
- 4.Проф. д-р Димитър Карастоянов
- 5.Доц. д-р Милена Лазарова

Резервни членове:

1. Доц. д-р Людмила Райковска
- 2.Проф. д-р Иван Мустакеров

Материалите за защитата са на разположение на интересуващите се в ИИКТ-БАН, ул. „Акад. Г. Бончев“, бл. 2.

Автор: *Владимир Иванов*

Заглавие: РАЗРАБОТВАНЕ НА ПРОГРАМНИ СРЕДСТВА ЗА МОДЕЛИРАНЕ НА МНОГОФУНКЦИОНАЛНИ ЕЛЕКТРОННИ СХЕМИ.

Увод

Цел на дисертационният труд е разработката на програмна среда за автоматизиране на инженерния труд при проектиране на вградени системи базирани на процесорно ядро PicoBlaze.

Актуалност на темата. По своята същност понятието многофункционалност указва за възможността един обект да изпълнява няколко различни функции [1]. Тя позволява да се подобрят потребителски свойства, да се намали маса, заеман обем, брой съставлящи елементи, връзки, да се повиши надеждността и безопасността.

Доминираща роля по отношение на многофункционалност при цифровите електронни схеми имат съвременните препрограмируеми схеми от типа FPGA. Те успешно се използват като среда за практическо изграждане на различни по сложност цифрови устройства и системи на базата на „вградени” микропроцесорни ядра, с възможност за ре-конфигурация и развой, което ги определя като основни градивни блокове на всички настоящи и бъдещи високо технологични, информационно - управляващи системи и устройства.

Процесът на проектиране на вградени системи, базирани на програмни микропроцесорни ядра, изисква детайлно познаване на структурата и особеностите на използваните FPGA прибори и средите за работа с тях. Предвид различните скорости на тяхното развитие, средите за работа с FPGA прибори не могат да следват достатъчно бързо темповете на тяхното развитие, което налага разработването на методи с повишена абстрактност. Те подобряват показателите на средите за работа с FPGA прибори, ускоряват инженерния труд при проектиране на многофункционални електронни схеми с използването на вградени микропроцесорни ядра и минимизират влиянието на индивидуалните дадености на проектанта върху процеса на проектиране, откривайки допълнителни възможности за неговото автоматизиране.

Обзор на основните резултати в областта

Обща особеност на съвременната методология за проектиране и синтез на електронни схеми с повишена многофункционалност представлява използването на HDL-базирани средства. Тази методология за проектиране открива възможност за използване на предварително разработени компоненти (IP), в това число и такива, съдържащи в себе си апаратни или програмно изградени процесори, подобрява качеството, намалява

продължителността на процеса на проектиране вследствие на което ще се използва от всички проектантите на електронни схеми. Тя

Основните тенденции при средствата за разработка на програмно обеспечение се свързват с активното внедряване на езици за програмиране от високо ниво (C, C++) и метаезици, използвани съответно за създаване на компилатори и описание на поставената задача.

Проблем при проектирането на вградени системи представлява тяхната верификация, заемаща до 80% от времето за изготвяне на проекта. Минимизирането на тази стойност изисква средства, които използват абстракции от високо ниво и унифицирани HW и SW компоненти и осигуряват интеграция с програмното осигуряване, работещо на ниските нива от цикълът на проектиране на ВС[119].

Тези изисквания имат място в системите за развой на фирмите предлагачи FPGA прибори (Mico System Builder на Lattice [34], Quartus II [33], на Altera и ISE, WebPack и Embedded Development Kit на Xilinx). Това са среди, позволяващи интеграция с инструментариумите предлагани от Mentor Graphics, Synplicity MathWorks, System Generator, Accel и др. Те позволяват бързо придвижване от идея до реализация и са ориентирани към използване в екип.

За Xilinx решението на проблемите в проектирането и разработката на нови средства за проектиране се свежда до установяване на партньорство със заинтересовани от нововъведения производители EDA в рамките на инициативата "ESL" (Electronic System Level, ESL). Нейната основна цел е разработването на програмни средства от системно ниво, които да направят методологията за проектиране максимално "близка" за проектанта. Тя е ориентирана към проекти изискващи значителни апаратни ресурси, което . Това поставя под въпрос нейната ефективност при реализиране на проекти с малки вградени процесори. На тази основа реализирането на програмна среда за автоматизирано проектиране на малки вградени системи, посредством представянето им във форма с повишена степен на абстрактност, има своето място, тъй като. Тя позволява да се постигне автоматизация на процеса на инженерния труд и ускорява реализирането на разработки, използващи микропроцесорни ядра от този клас.

Задачи на дисертацията

За постигането на целта на дисертациония труд са формулирани следните задачи :

1. Да се анализира и обоснове необходимостта от използване на вградените процесори като алтернатива на конвенционалните и специализирани микропроцесори и прилагането им като основни градивни блокове на високо технологични, информационни управляващи системи и устройства.
2. Да се разработи програмна среда за автоматизиране на инженерния труд при проектиране на системи с вградени процесори.
3. Да се проектират технически средства с използване на разработената среда.
4. Да се разработи алгоритъм за оценка на ефективността на програмната среда за автоматизиране на инженерния труд при проектиране на системи с вградени процесори.

Методология на изследването

По своята същност, процесът на проектирането на завършени, апаратно-програмни вградени системи, използващи като среда за реализиране FPGA чип представлява многопланова задача. Тя изисква използването на комплексен подход, който да обедини традиционите апаратни и програмни съставлящи на системата в набор от архитектурни абстракции, описващи инфраструктурата на разработваната система. Комплексният подход позволява използването на готови апаратно програмни платформи, унифицира създаването на HW и SW компоненти и канализира проектирането на вградени системи в следните направления :

- развитие на технологиите за HW/SW co-design;
- повторно използване на компоненти;
- проверка за достоверност и верификация;
- създаване на средства за моделиране на нефункционални свойства (надеждност, консумирана мощност, габарити и др.).

Тези направления показват необходимостта от проектиране с използване на независими спрямо елементната база описания от високо ниво, които адекватно отразяват функционалността на системата. В качеството на основа за изграждане на средата за автоматизирано проектиране на PicoBlaze базирани системи е използвана създадената в ИППИ-РАН теория за малки предметни области (МПО) [67,68]. Съгласно тази теория,

решението на произволна задача се представя в абстрактно пространство, формирано от МПО [67]. Това представяне позволява използването на технологии за HW/SW co-design, допуска извършване, позволява проверки за достоверност и верификация, както и повторно използване на предварително създаден и проверен код. Така съществуващи проекти могат да се разширяват или модифицират без повторно моделиране. Елиминират се всички, незабележими в началните етапи на проектирането неопределености, чиито последствия се откриват едва в последните стадии на процеса. По този начин се постига минимизиране на броя на циклите възникващи в процеса на проектиране, които на практика определят неговата продължителност.

Структура на дисертационният труд

Дисертационният труд се състои от на увод и три глави. Дисертацията съдържа 146 страници, 64 фигури, 17 таблици, 136 цитирани източника и приложения.

В първа глава е извършен анализ на процеса на проектиране на многофункционални електронни схеми. Представена е същността на методите за проектиране. Представена е необходимостта от разглеждането многофункционалността при анализа и проектирането на електронни схеми с използването на елементи с повишена многофункционалност от типа ASIC и FPGA. Сравнени са основните системни показатели на FPGA приборите на фирмите Xilinx и Altera. Показано е, че FPGA приборите на фирмата Xilinx се очертават като основа за най-новото поколение многофункционални електронни схеми позволяващи реализирането на вградени процесори и системи. Разгледан е високо производителният 8 битов RISC процесор PicoBlaze, който по най-ефективен начин използва вътрешната структура на FPGA прибори.

Разгледани са развойните средства за съставяне, моделиране и верификация на електронни схеми с повишена многофункционалност. Показани са основни етапи на съвременната методология за проектиране и синтез на електронни схеми с повишена многофункционалност използващи HDL-базирани средства. Разгледани са основните тенденции при средствата за разработка на програмно обеспечение за автоматизираното проектиране на електронни устройства с използването на езици за програмиране от високо ниво (C, C++) и създаването на метаезици, за описание на поставената задача и генериране на необходимото програмно осигуряване.

В глава 2 са представени теоретичната основа и практическите аспекти на разработването на програмна среда за синтез на PicoBlaze базирани устройства. Представен е класическият алгоритъм за разработка на вградени процесори. Изяснено е значението и ролята на предварителната обработка на изискванията и особеностите на реализирания проект. Показана е необходимостта от проектиране с използване на независими спрямо елементната база абстракции от високо ниво. Представени са структурата на разработената програмна среда и ръководство за работа с нея.

Глава 3 представя реализирането на инженерни приложения със разработената среда. Показани са процесите на разработка и генериране на МПО модули и управляващата програма на процесора. Направен е тест за бързодействие. Дадено е описание на разработената специализирана апаратна среда за проверка и настройка на апаратното и програмното осигуряване на вградени PicoBlaze базирани системи. Представени са практически разработки на вградени системи за светлинни ефекти в домове на бъдещето и генератор на случайни числа, реализирани на базата на процесора PicoBlaze. Направено е сравнение и оценка на разработените МПО модули.

Глава 1 Анализ на процеса на проектиране на многофункционални електронни схеми

Процесът на съставяне на описание, необходимо за създаване на още несъществуващ обект по неговото първично описание и алгоритъм на функциониране, чрез тяхното преобразуване, оптимизация, отстраняване на некоректности и последователно представяне в рамките на един език се нарича проектиране. Продуктът на процеса проектиране се явява резултат от изпълнението на комплекс от изследователски, разчетни, конструкторски и описателни работи, по които този обект може да се изработи.

Традиционният метод за проектиране се базира на чертежи и възниква на стадия на машинното производство. Характеризира се с това, че във всеки един момент той разглежда само една концепция на обекта. Дава добри резултати на ниво изделия и техните части.

Съвременните методи за проектиране позволяват да се разглеждат множество концепции на обекта. Това се постига чрез разширяване на пространството на решения, в което се провежда търсенето на нови структури. Те представляват формални схеми, които позволяват разделянето на задачата за проектиране на части и указват взаимните връзки между тях. Обемът от информация необходим за вземане на

решение на всяко ниво от процеса на проектиране се обезпечава на базата на съвременните информационни технологии, което води до автоматизация на процеса на проектиране.

Процесът на проектиране се нарича автоматизиран, когато той се осъществява от човек, във взаимодействие с компютър.

Степента на автоматизация се оценява на базата на частта от проектните работи, изпълнявани от компютъра без участието на човека. Основната цел на автоматизираното проектиране на сложни многофункционални електронни системи е преминаване от автоматизация на отделните информационни процеси, протичащи в обекта към тяхната цялостна автоматизация. Така, същността на процеса на проектиране се свежда до ниво на конструктор на модели с единна форма за представяне на данни, позволяващ разширяване на вариантите на проектните решения, намаляване на броят на грешките при проектиране и съкращаване на сроковете за внедряване.

1.1 Многофункционалността като категория

Понятието многофункционалност, представлява атрибут, който показва възможността на един обект да изпълнява няколко различни функции [1]. Тя разширява свойства на обекта и кръгът на решаваните с негова помощ задачи, което обуславя необходимостта от нейното разглеждане при анализа и проектирането на електронни схеми.

Способите за достигане на многофункционалност са много. Сред тях, за анализа и проектирането на електронни схеми най-често се използва подхода “от взаимовръзки, взаимодействия, условия, свойства и ресурси - към функции” [1]. Този подход позволява търсенето на нови, оптимални за потребителя функции. Допринася за повишаване на нивото на интеграция на системите и техните елементи и спомага за превръщането на многофункционалността в търсен за всяка система атрибут.

1.2. Елементна база за електронни схеми с повишена многофункционалност

Основен фактор за създаване на многофункционални електронни схеми представлява структурният излишък на използваните градивни елементи.

По закона за преминаване на количествените натрупвания в качество, този структурен излишък позволява на градивните елементи да получат нови показатели и свойства. Тази тенденция лесно може да се проследи в развитието на градивните елементи в електрониката.

С добавянето на решетки в конструкцията на радиолампите се появяват тетроди и пентоди, добавянето на преходи при транзисторите доведе до

получаването на тиристори и триаци, а структурният излишък от транзистори генерира различни видове интегрални схеми.

Доминираща роля с висока степен на многофункционалност в областта на цифровата електроника имат схемите от типа FPGA. Те притежават вградени специализирани апаратни възли, голямо бързодействие, нищожна консумация на енергия, позволяват реализиране на отказоустойчиви системи и сложни проекти в рамките на един кристал и допускат осъществяването на реконфигурация на вътрешната архитектура в процеса на функциониране на системата.

Те отговарят на изискванията на стандартите задаващи методите и нормите на процедурите за контрол и надеждност на микроелектронни устройства, използвани във военни и аерокосмически системи. Това определя FPGA приборите като оптимална елементна база за разработката на отказоустойчиви системи и такива с критично приложение [95].

1.2.1. FPGA прибори

Приборите от класа FPGA представляват програмируеми интегрални схеми, притежаващи големи логически ресурси. Основен елемент в структурата на съвременните FPGA прибор представлява двумерен масив от еднакви CLB блокове. Броят на тези блокове в чипа варира в зависимост от неговата големина. В рамките на този масив се вграждат още DSP блокове, статична памет и програмируеми входно изходни блокове, които осъществяват връзката между външният свят и FPGA прибора.

Наличието на еднотипни структурни блокове в архитектурата на съвременните FPGA прибори, се явява предпоставка, която определя тяхната многофункционалност и използването им при решаване на задачи с практическа насоченост в системите за управление, изискващи обработка на големи потоци и обеми от информация в режим на реално време.

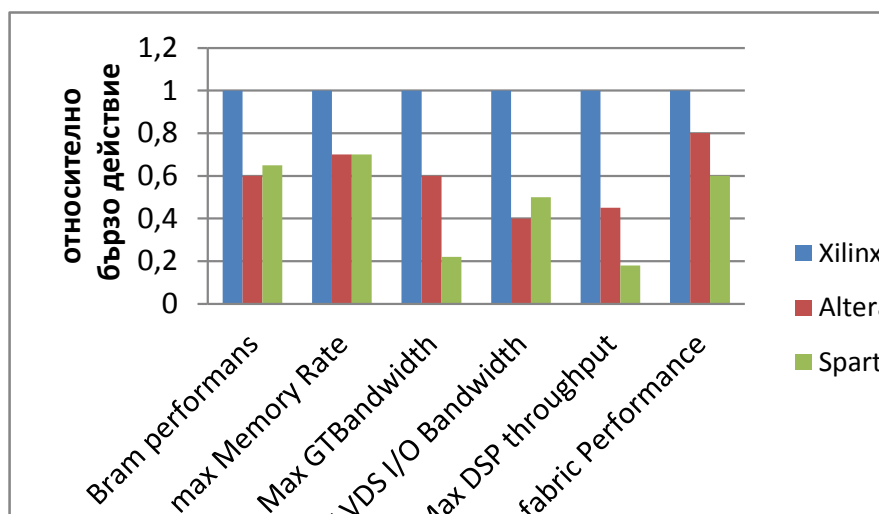
Според проучването на UBM за 2013г, с най голямо приложение се ползват FPGA приборите на фирмите Xilinx и Altera. Един от важните показатели за сравнение на различните FPGA прибори е консумираната енергия. Оценката на този показател за FPGA приборите на Altera и Xilinx, за различни приложения са показани в таблица 1.2.

Основните системни показатели на FPGA приборите на Xilinx и Altera са показани на фигура 1.5, а техните базови структурни показатели са представени в таблица 1.3.

Приведените съпоставки потвърждава водещите позиции на фирмата Xilinx в разработката на нови структурни и схемни решения, водещи до увеличаване на многофункционалността на нейните FPGA прибори.

Таблица 1.2 Консумирана мощност от FPGA приборите на Altera и Xilinx[W]

	Stratix V	Arria V	Kintex 7	Artix 7	Virtex 7
OTN Transponder	25,08				19
Audio Video Bridging (AVB)		16,756	11,8		
MILCOM Platform		6,384		4,8	
Mobil backhaul		7,564		6,2	
wierless radio	17,38		11		
Edge QAM	20,9		11		
100Gtrafic manager	34				25
ASIC prototyping	66,56				32



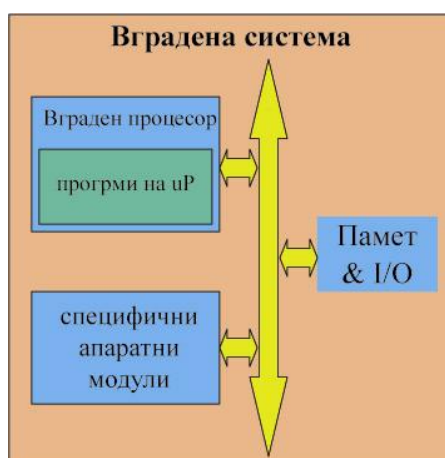
Фигура 1.5. Сравнение на основни системни показатели.

Таблица 1.3. Базови показатели на FPGA приборите на Xilinx и Altera.

Device	Parameters					
	Logic Cells	Slices	DSP Slices	Block RAM (Kb)	CMT	Transceivers
Spartan-6	147443	11519	180	4824	6	8
Artix-7	35232	55050	700	12060	10	4
Kintex-7	406720	63550	1540	28620	1	16
Virtex-7	910080	113760	3960	64800	18	72
Arria V	760960	190249	2312	24140	16	36
Cyclone VE	301000	113560	684	12200	8	

1.3. Многофункционалност на вградените процесори и системи

Изразите „вграден процесор” и „вградена система” са понятия, получили голяма популярност. Изделията от този клас често се анонсират и възприемат като ново направление в развитието на електронната техника. Понятията „вграден процесор” и „вградена система” се отнасят до изградени в рамките на един единствен FPGA чип процесорно ядро, набор периферии, памет, интерфейси към външни памети или устройства [111]. Типовата структура на една вградена система е показана на фигура 1.10. Вградените системи се описват с помощта на HDL езици, което гарантира тяхното реализиране в FPGA приборите на различни производители.



Фигура 1.10. Типова структура на вградена система

По данни на Gartner [10] броят на новите проекти включващи в себе си вградени системи нараства по закон близък до експоненциалния. Вградени системи могат да се открият в съвременните автомобили, в системи с критични приложения и такива работещи в екстремални условия.

1.3.1. Вградени процесори

Важна роля за разширяване на многофункционалността на съвременните FPGA базирани вградени системи играят различни по сложност и бързодействие „вградени” микропроцесорни ядра.

Съществуват два вида процесори, които могат да се вграждат в FPGA приборите – апаратни и програмни.

1.3.2. Апаратни вградени процесори

За апаратни се считат онези процесори, чието ядро е вградено физически в структурата на FPGA прибора още в процеса на неговото производство. Този вид процесори се предлагат от фирмите Xilinx и Altera.

В своите FPGA прибори Altera вгражда апаратният процесор ARM922T [27]. Това е бързодействащ 32 битов RISC процесор, проектиран за изграждане на системи от типа System-on-Chip (SoC). Вгражда се в семействата CycloneV, StratixV и ArriaV.

В качеството на апаратен процесор, Xilinx вгражда в своите FPGA прибори от семейството Virtex процесорните ядра на фирмата IBM PowerPC405 и PowerPC440 и ARM Cortex-A9.

Zynq-7000 е най-новото семейство FPGA прибори предлагани от Xilinx. То е базирано на прибори от серия 7 и притежава вграден дву-ядрен процесор ARM® Cortex-A9 [103].

1.3.3. Програмно изградени процесори

За разлика от апаратно вградените процесори, ядрото на всеки един от програмно изгражданите процесори предварително се създава извън структурата на избрания FPGA прибор. Altera предлага своя програмен процесор Nios® и LEON3. Той е предназначен за вграждане в семействата Stratix-II и Cyclone. Nios II и LEON3 са 32 битов RISC процесор с общо предназначение.

LatticeMico32 е 32 битов процесор с общо предназначение. Той притежава Harvard архитектура, 32 регистри и може да обработва до 32 външни прекъсвания. LatticeMico8 е 8-битов микропроцесор, оптимизиран за вграждане в FPGA приборите на Lattice [34]. Xilinx предлага две ядра MicroBlaze и PicoBlaze. Всяко едно от тях притежава, компактна архитектура и заема значително по-малко ресурси в FPGA, отколкото кое да е сходно нему по показатели микропроцесорно ядро. MicroBlaze е софтуерно ядро на 32 битов RISC процесор с Харвард архитектура. Притежава отделни 32 битови магистрала за адреси и данни.

Съпоставката на MicroBlaze неговите качества с процесорите NiosII, LatticeMico32 и LEON3 представена в таблица 1.6 показва че той изисква най-малко ресурси за реализация.

Таблица 1.6. Основни характеристики на 32 битови S/W вградени процесори

Ядро [бита]	Работна честота, [MHz]	производителност, [MIPS]	Брой slices за реализация
LatticeMico32[32]	100	-	2230
LEON 3 [32]	150	150	3500
MicroBlaze [32]	100 - 200	166	1250
Nios II F [32]	185	218	1800

1.3.4. Микропроцесор PicoBlaze

PicoBlaze е високо производителен 8 битов RISC процесор, който допуска вграждане на няколко негови копия в структурата на един и същ FPGA прибор. PicoBlaze съдържа две банки с 16, 8 битови регистри с общо

предназначение. Аритметично-логическото устройство на микропроцесора е 8-битово и изпълнява всички основни аритметични и логически действия. PicoBlaze поддържа до 256 входни и 256 изходни порта. PicoBlaze се разпространява свободно под формата на VHDL файл. PicoBlaze е най-добрата илюстрация за необходимостта от вграждане на малки процесори в FPGA базирани проекти. Тя почива на факта, че използването на процесор за изграждане на модули, ориентирани към реализиране на последователни функции или на апаратни ресурси, изпълняващи няколко задачи в режим на времеделение, се оказват много по-ефективни, отколкото тяхното апаратно реализиране с ресурсите на FPGA чипа.

Направено е сравнение на броя на процесорите тип PIC, 8051 и PicoBlaze вградени в FPGA прибори от основните семейства на фирмата Xilinx. Резултатите са показани в таблица 1.7.

таблица 1.7 Брой процесори за вграждане в FPGA прибори от основните семейства на Xilinx

Семейства FPGA	Брой процесори за вграждане		
	pic	8051 intel	picoblaze
XC3S50	0	1	4
XC6SLX4	0	1	3
XC4LX15	4	10	32
XC5VLX30	7	19	185
XC6VLX75T	17	45	448
XC7A20	4	11	108
XC7V285T	65	172	1719
XC7K410T	93	245	2444
XC7VX910T	166	439	4375

Тези предпоставки определят неговото използване от хиляди инженери по света в различни устройства и системи, а с приложението му в рамките на различни учебни заведения, потенциалния брой на реализираните проекти става огромен.

1.4. Развойни средства за електронни схеми с повишена многофункционалност

Съвременната методология за проектиране и синтез на електронни схеми с повишена многофункционалност включва в себе си два основни етапа.

- въвеждане, описание и синтез на проекта.
- настройка и верификация на проекта.

Обща особеност за двата етапа представлява използването на HDL-базирани средства, които в рамките на няколко години ще се превърнат в задължителни и ще се използват от всички проектанти.

Тези средства позволяват да се използват платформи с готови, предварително разработени компоненти, в това число и такива, съдържащи в себе си апаратни или програмно изградени процесори. Така обемът на готовото проектирано и верифицирано апаратното осигуряване на разработваната система може да достигне до 80%.

При средствата за разработка на програмно осигуряване се наблюдават две тенденции:

Първата се свързва с активното внедрение на езици за програмиране от високо ниво (C, C++). При нея за всяка архитектура се развиват средства от типа на компилатори и симулатори.

Втората тенденция се свързва със създаването на метаезици (например UML - Unified Modeling Language), позволяващи описване на поставената задача, а в последствие и генериране на необходимото програмно осигуряване [98]. Силните страни на тези тенденции проличават когато количеството на логически клетки в FPGA надхвърли границата от 100000. Те позволяват използване на абстракции и автоматизирани процеси за реализиране на дребните детайли на проекта, с което се постига ускорение на технологиите за автоматизираното проектиране на електронни устройства и извежда същността на процеса на проектиране до ниво на универсален конструктор на електронни модели. Така се постига намаляване на възможността за поява на грешки и се съкращават сроковете за внедряване.

1.4.1. Развойни средства за проектиране

Увеличената многофункционалност на вградени системи (ВС), превърна необходимостта от тяхното проектиране, верификация и настройка в приемливи срокове в сериозен проблем. Оценките на този проблем показват, че към момента функционалната верификация и настройката заемат до 80% от времето за изготвяне на проекта. Това налага създаването на нови средства за автоматизация, които осигуряват изцяло интегрирано проектиране. От тях се изисква осигуряване на възможност за едновременно провеждане на разработка, проектиране, тестване, верификация и настройка на програмната и апаратната част на проекта в рамките на целия цикъл на проектиране на ВС, от идея до реализация. Така, същността на проектирането на ВС се измества от областта на RTL в тази на програмните дейности. Ето защо към методите и средствата за проектиране се предявяват изисквания за подобряване, усъвършенстване и създаване на нови методики и програми. Практическата реализация на

тези изисквания представлява комплексният подход за проектиране. Неговото прилагане намалява риска от грешки, възникващи при едновременното създаване на апаратна и програмна част на проектираните ВС. Той позволява използването на абстракции от високо ниво и предварително разработени IP компоненти на системата. Осигурява интеграция с програмното осигуряване работещо на по ниските нива.

Подобни изисквания могат да се открият в системите за развой Mico System Builder на фирмата Lattice [33], Quartus II на Altera [32], ISE и WebPack на Xilinx и др.

За разработката на проекти на базата на FPGA прибори, Xilinx предлага различни средства и платформи за позволяващи използването на инструментални средства от типа MATLAB/SIMULINK на фирмата MathWorks, System Generator и интеграция със средста за развой на други EDA производители като Synplicity и Mentor Graphics. Xilinx отделя внимание и на разработката на взаимно допълващи се технологии.

За проектиране на вградени микропроцесорни системи, Xilinx предлага средата Embedded Development Kit (EDK). Тя подпомага разработката и настройката на апаратната и програмната части на микропроцесорни системи, ползващи ядрата MicroBlaze или PowerPC при вграждане в семействата Spartan и Virtex. Средата поддържа възможност за съвместна разработка и настройка на програмната и апаратната части и тясна интеграция със стандартните средства за разработка ISE WebPack и ISE Foundation, притежава библиотеки съдържащи IP ядра на различни компоненти, както и възможност за верификация на апаратната част в средата ModelSim. Xilinx не предлага специални среди за разработка на 8 разрядните вградени системи, базирани на ядрото PicoBlaze. За разработката на апаратната част се използват инструментариума на пакета Webpack. Като средства за развой на ПО се предлага само асемблер. За проверка и настройка се ползват интегрираните среди pBlazeIDE или openPICIDE. Те се предлагат от трети фирми. В тази насока, реализирането на програмна среда за автоматизирано проектиране на вградени, PicoBlaze базирани системи, посредством представянето им във форма с повишена степен на абстрактност, има своето място и значение в процеса на автоматизация на инженерния труд.

1.4.2. Средства за верификация

Проблемът с времето за функционална верификация и настройка добива изключителна актуалност в случаите, когато за обследване на разработка, включваща едно или няколко микропроцесорни ядра, разположени на един

кристал се използват отделни средства за апаратната и програмните ѝ модули.

Съвременното разбиране за минимизиране на времето за верификация и настройка се базира на методология, която позволява едновременно провеждане на разработка, верификация и настройка на програмното и апаратното осигуряване на всички етапи на разработката, като се започне от идеята и ескизното проектиране до самата физическа реализация.

Тя ползва езици и инструменти за описание и генериране на модели на процесорни ядра и периферийни устройства, изградени в рамките на кристала. Поддържа интеграция на външни компилатори, симулатори, синтезатори, средства за редактиране и HDL езици . Допуска използването на модели от високо ниво. Позволява разпаралелване на работата и използване на външни устройства за симулация и за визуализация. Осигурява безшевна интеграция с програмното осигуряване, работещо на най-ниски нива. Взаимодейства с външни апаратни системи.

Тази методология гарантира на проектантите на вградени FPGA базирани системи значително ускорение на процеса на верификация и настройка на програмното и апаратното осигуряване.

1.5. Обобщения и изводи

Възможността на една електронна схема да изпълнява няколко различни функции представлява основният атрибут, който определя нейната многофункционалност. Показано е, че структурният излишък и увеличеният брой на интегрираните еднотипни елементи, наред с развойните средства за проектиране се явяват основните фактори, които определят многофункционалността на електронните схеми.

Разгледана е ролята на препрограмируемите схеми от типа FPGA за повишаване на многофункционалността на електронните схеми и тяхното използване в системи с критични приложения, работещи в екстремални условия, - атомна енергетика, космически апарати, жп транспорт и други.

Показана е възможността за използване на FPGA приборите като среда за изграждане на различни по сложност и бързодействие процесорни ядра и SoC. Посочени са дефиниции на понятията „вграден процесор” и „вградена система”. Показана е необходимостта от използване на съвременната методология за проектиране и синтез на електронни схеми с повишена многофункционалност от високо ниво на базата на езици VHDL и Verilog.

Разгледани са тенденциите при разработка на апаратното и програмното обеспечение, които разширяват функционалните възможности, намаляват възможността за поява на грешки и определят необходимостта от

използването на HDL-базирани средства за целите на моделиране и верификация.

Направен е преглед на развойни средства за проектиране на вградени системи на фирмите Lattice, Altera и Xilinx предлагащи FPGA прибори. Отбелязано е наличието на изоставане на възможностите на средите за изграждане на ВС спрямо тези на средствата за проектиране.

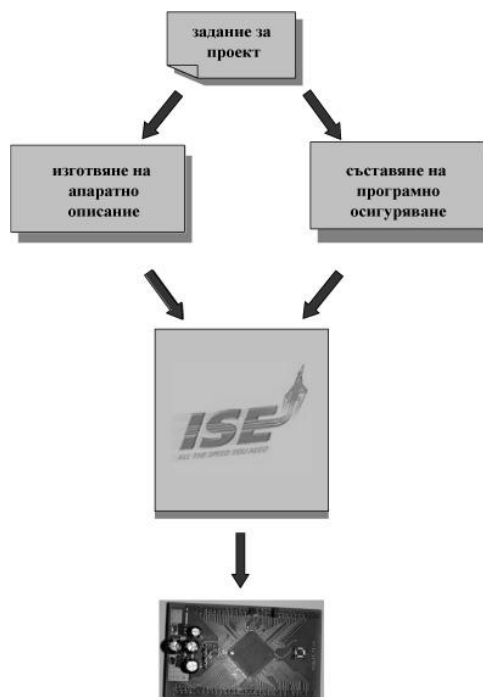
Описани са показатели на средствата за проектиране на вградени микропроцесорни системи с ядрата MicroBlaze или PowerPC, предлагани от Xilinx, при вграждане в семействата Spartan и Virtex.

Посочено е отсъствието на среда за разработка на 8 разрядните вградени системи, базирани на ядрото PicoBlaze в средствата за развой на Xilinx. Обоснована е необходимостта от създаване на специализирана апаратно-програмна среда за автоматизирано проектиране на вградени, PicoBlaze базирани системи, която съдържа архитектурни абстракции, обхващащи всички обекти от ниско системотехническо ниво до тези отговарящи за общуването с потребителя.

Глава 2 Разработване на програмна среда за синтез на PicoBlaze базирани устройства.

Процесът на проектиране на завършени, апаратно-програмни вградени системи, използващи като среда за реализиране FPGA прибори, представлява многопланова задача. Класическият алгоритъм за тяхната разработка е показан на фигура 2.1. Този алгоритъм се ползва от много проектанти, но не отразява етапа на предварителната обработка на изискванията и особеностите на реализирания проект. При проекти с малка сложност проектирането се поема от един изпълнител. В останалите случаи дейностите се поемат от три екипа. Единият отговаря за вградения процесор и необходимата периферия, вторият за програмното осигуряване, а третият за изграждането на неговата логистична среда.

За подобряване на процеса на проектиране на вградени системи е необходимо използването на комплексен подход. Той трябва да обедини традиционите апаратни и програмни съставлящи на системата в набор от архитектурни абстракции, които да обхванат цялото практическо разнообразие от потенциално възможните варианти на архитектурата и инфраструктурата на разработваната система. Неговото прилагане позволява използването на готови апаратно програмни платформи, унифицира създаването на HW и SW компоненти и канализира проектирането на вградени системи в следните направления :



Фигура 2.1. Опростен алгоритъм за разработка на практически приложения базирани на вградени процесори

развитие на технологиите за HW/SW co-design;
 повторно използване на компоненти;
 проверка за достоверност и верификация;
 създаване на средства за моделиране на нефункционални свойства (надежност, консумирана мощност, габарити и др.);
 Тези направления формират функционалността на системата и показват необходимостта от проектиране с използване на независими спрямо елементната база абстракции от високо ниво.

2.1. Програма за проектиране на PicoBlaze базирани системи

В качеството на основа за изграждане на програма за автоматизирано проектиране на PicoBlaze базирани системи е използвана създадената в ИППИ-РАН теория за малки предметни области (МПО) [67,68]. Съгласно тази теория, решението на една задача може да се получи чрез представяне и моделиране в абстрактно пространство, формирано от МПО. Тази теория гарантира трансформирането на безкрайното множество от задачи в крайно множество от взаимно независими МПО [67]. Използването на тази теория при разработването на PicoBlaze базирани системи изисква наличие на независими МПО модули. За доказване на независимостта на отделните МПО модули, използвани при изграждането

на PicoBlaze базирани системи е използвана математическата концепция “алгебрична система” [50,51].

Това е абстрактна конструкция, която позволява обхващане на цялото многообразие на отличителните белези на всеки един член на множеството от МПО.

По определение [49], представата за алгебрична система се дава като подредена тройка обекти :

$$U \Leftrightarrow \langle A, O_f, O_p \rangle$$

Където с U е означението за алгебрична система, A е множеството, върху което е определена алгебричната система, O_f е множество от операции, дефинирани в A , O_p е множество от ограничения дефинирани в A . По определение [48], множество се нарича обединение на предмети, данни от опити или други обекти на мисленето, еднозначно определени чрез дефинирани условия, признаци и свойства.

Основен елемент, еднозначно определящ съществуването на една алгебрична система е множество (наричано още като носител), в рамките на което са дефинирани всички апаратни особености, входни въздействия и изходни реакции на моделираната ситема. В зависимост от техният тип, ролята на носител за една реална алгебрична система може да се изпълнява от множеството на реалните числа $\{ R \}$, множеството на целите числа $\{ Z \}$, множеството на комплексните числа $\{ C \}$ или някои от техните подмножества. Така, съобразно условията за съществуване на алгебрична система, изборът на носител еднозначно определя типа на математическите операции и логическите отношения.

В конкретния случай, предвид типа и характера на градивните блокове на разработваната система, типът на носителя трябва да бъде множеството на целите числа $\{ Z \}$. Следователно, всеки един от МПО модулите ще представлява алгебричната система от целочислен вид и ще се описва с израза :

$$U \Leftrightarrow \langle Z, Z_f, Z_p \rangle$$

Във всички останали случаи представянето се явява некоректно, защото изискването за затвореност на математическите операции няма да се съблюдава и ще се получи противоречие с постулатите за съществуване на алгебра.

Този избор автоматично определя съдържанието на множеството Z_f , включващо правилата за действие на конкретния модул, с оглед реализирането му като реално функциониращо устройство.

Що се отнася до множеството от ограничения Z_p , то се генерира от спецификата на конкретният модул и включва в себе си всички онези особености, които могат да възникнат при практическото реализиране на една система.

Така се стига до генерирането на две нови множества: $Z_f \subset C$ и $Z_p \subset C$ отразяващи правилата за действие и ограниченията на множеството от МПО модули. Тези множества са взаимно независими, което позволява прилагането на теорията на МПО за генериране на PicoBlaze базирани системи.

Нейното прилагане в разработваната система позволява да използва HW/SW co-design на системните компоненти, извършване на проверки за достоверност и верификация и повторно използване на предварително създаден и проверен код. Така съществуващи проекти могат да се разширяват или модифицират без повторно моделиране. Елиминират се всички, незабележими в началните етапи на проектирането неопределености, чиито последствия се откриват едва в последните стадии на процеса на проектиране. Така се постига минимизиране на броя на рекурсиите, възникващи в процеса на проектиране, които определят неговата продължителност.

2.2. Изграждане на среда за автоматизирано проектиране на PicoBlaze базирани системи

По определени причини, въпросът за пълно автоматизиране на началния етап от процедурата за проектиране на вградени системи не може да се осъществи цялостно и се извършва от системния инженер. Останалите аспекти от процеса на проектиране на вградени системи, отнасящи се до логистична среда, програмно осигуряване и верификация, предвид итеративният им характер и различните целеви функции, преследващи специфични за всяка една от тях цели, може да се реализира частична автоматизация. Следващата трудност, възникваща при изграждане на една система, базирана на вградени процесори, представлява съставянето на конфигурационен файл, който отразява описанието на връзките между отделните компоненти и модули на системата, под формата на текст в термините на език от високо ниво.

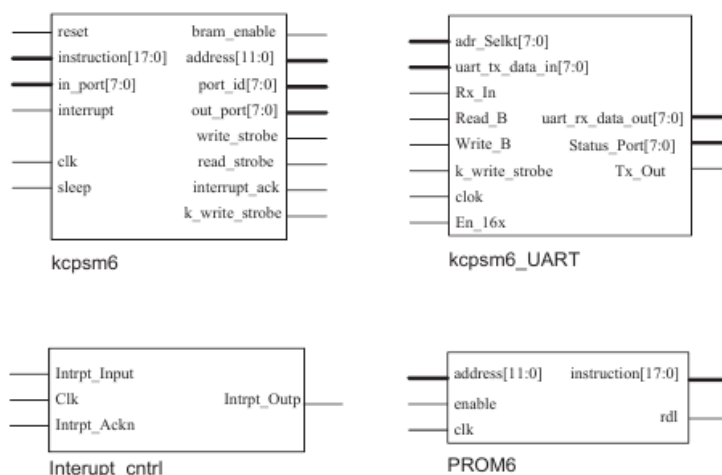
Изграждането на този файл, представлява задача предразполагаща към възникване на грешки, чието откриване става едва в процеса на

синтезиране на проекта. Един от подходите за минимизиране на броя на грешките при въвеждане е желателно съставянето на скица или пълна схема на разработваните връзки, които да подпомагат създаването на файла.

Тяхното наличие позволява на проектанта да обхване и проследи цялата същност на системата само с един поглед. Формулировката на концепцията, залегнала в основата на предлагания метод за автоматично генериране на файл, съдържащ описанието на вградена, PicoBlaze базирана системата се свежда до непосредствено описанието на системата от нейната блокова схема. Това изисква наличието на предварително формирано множество, съдържащо отделните МПО. Това множество е формирано на анализ на свободно предлаганите от Xilinx или описани в литературата проекти [70-74].

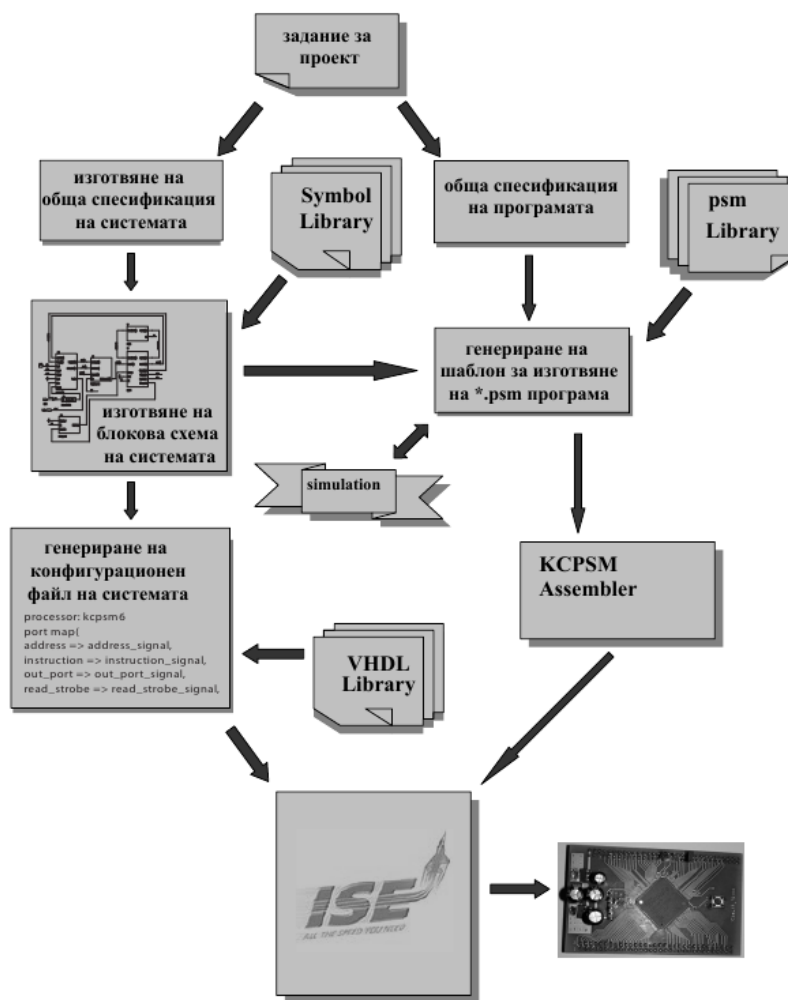
За всеки един от тези модули бе разработен съответен графичен примитив, който може да се използва в средите за въвеждане на електронни проекти. Обединени са в библиотека, оформена съобразно изискванията на средата OrCad. Библиотеката не е затворена и при спазване на определени правила към нея могат да се добавят и други модули.

Графичните примитиви на основните модули използвани в процеса на създаване на разработваните системи са показани на фигура 2.5.



Фигура 2.5. Графични примитиви на основни модули.

Използването на това множество за разработка на вградена PicoBlaze базирана система, е илюстрирано на фигура 2.6. показваща графичното представяне на структурната схема на вградена, PicoBlaze базирана системата, реализирана в средата OrCad.



Фигура 2.7. Блоквата схема на разработената автоматизирана среда за генериране на вградени PicoBlaze базирани системи

2.3. Проектиране на вградени системи със средата ViNi73A

Работата с програмната среда за автоматично генериране на вградени PicoBlaze базирани системи започва с разархивирането в определена директория на нейния дистрибутивен файл. След тази операция в директорията се формират изпълнимият файл на програмата ViNi73A.exe и помощният файл PicoBlaze_EDK.rar. Стартирането на изпълнимият файл предизвиква отварянето на прозорец, в който трябва да се въведе името на разработвания проект. Под това име средата създава едноименна работна поддиректория за проекта и стартира средата OrCad, в която тя е генерирала блоковата схема на минимална вградена PicoBlaze базирана система. Тази схема се явява за потребителя шаблон, който може да бъде променен или допълнен с други модули съобразно конкретните изисквания към проекта. След нанасяне на необходимите промени, програмата OrCad

се затваря при което средата генерира под директория с името на проекта и програмата прекратява своята работа. С това процесът на проектиране на вградена PicoBlaze базирана система е приключил и може да се пристъпи към нейното физическо реализиране.

2.3.1. Формиране на йерархията на проекта

За тази цел е достатъчно да се стартира файлът с разширение **.xise* намиращ се в под директорията с името на проекта генерирана от средата. Този файл, се генерира автоматично от разработената среда съдържа описание на разработвания проект съобразно изискванията на средата WebPack. За правилната работа на тази среда към йерархията на проекта следва да се добавят автоматично генерираните от програмата файлове **_PROM6.vhd* и *UCF_demo_file.ucf*, намиращи се в работната директория на проекта.

2.3.2. Синтез на проекта

В процеса на синтез от изходните модули на проекта се формира файл, който съдържа цялата изходна информация, необходима на програмите за моделиране и опроводяване. Основният резултат от етапа на синтез се явява формирането на **. bit* файл, в който се съдържа информация за физическата конфигурация, на проектираното устройство в чипа.

Активирането на процеса на синтез се стартира от полето на процесите с избора на команда *Process/Run* от основното меню.

2.3.3. Функционална проверка на проекта

Функционалната проверка на проекта се осъществява с помощта на предварително генерирани тестове. Генерирането на тест започва със създаването на файл, в който се записват желаните входни въздействия. Той се генерира от системата като шаблон, в който се указват времевите съотношения на входните въздействия.

2.3.4. Програмиране на проекта в чипа на кита

Завършващ етап от процеса на проектиране на една вградена picoblaze базирана система представлява нейното зареждане в структурата на FPGA чипа. За целта се използва програматор, който се включва към съответния порт на компютъра и към специализирания вход на програмируемата платка. В прозореца на процеси се избира процеса *Implement Design*. Отваря се структурата на този процес и в появилата се дървовидна структура се стартира пиктограмата, означена като *Configure Target Device*.

2.4. Обобщения и изводи

Използването на средства притежаващи повишена степен на абстрактност в процеса на проектиране на вградени системи се явява основен фактор за неговото развитие, усъвършенстване и автоматизиране.

Те обезпечават по-висока степен на адекватност между моделите на елементите изграждащи разработваната система и нейната физическа реализация. Предоставят възможност за автоматизация на процеса на проектиране, като се започне от формализацията и типизация на началните проектни процедури, разработката и изследването на модели, алгоритми, методи и средствата за реализация на отделни проектни решения.

В тази глава е представена, разработката на автоматизирана програмна среда, предназначена за проектиране на вградени PicoBlaze базирани системи. Решението на тази задача се базира на теорията на МПО и концепцията алгебрична система.

Показано е, че вградените FPGA базирани системи представляват алгебрични системи от целочислен вид. Показана е многоплановата същност и практическите аспекти на процеса на автоматизирано проектиране на завършени, вградени FPGA базирани системи. Представени са особеностите и практическите аспекти на процеса на проектиране на вградени системи. Разработен е обобщен алгоритъм за автоматизирано проектиране на вградени PicoBlaze базирани системи. Показана е причината, поради която началните етапи от проектирането на вградени FPGA базирани системи не могат да се извършват автоматично, без човешка намеса. Разгледани са начините и необходимостта от предварително съставяне на графични скици при изграждане на конфигурационния файл на вградени PicoBlaze базирани системи.

Разработена е програмна среда за автоматично генериране на конфигурационния файл и шаблон за асемблерската програма на процесора от блоковата схема на разработваната система. Приведен е пример, илюстриращ работата на разработената среда за автоматизирано генериране на вградени PicoBlaze базирани системи.

Глава 3. Реализиране на инженерни приложения с разработената среда.

3.1. Разработка на МПО модули

При генериране на приложения, реализирани с помощта на PicoBlaze базирани системи, е възможно възникването на необходимост от

доработка на управляващата програма на процесора или създаване на нов МПО модул.

3.1.1. Разработка на управляваща програма на процесора

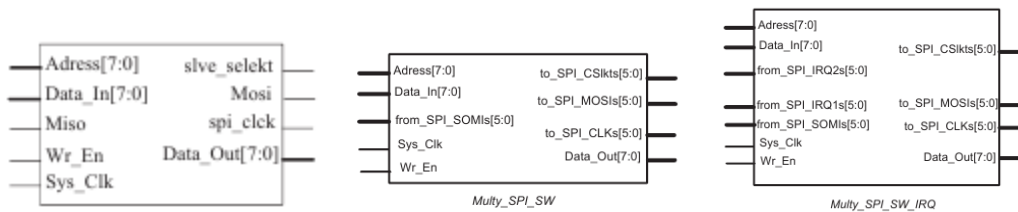
МПО модула, съдържащ управляващата програма на процесора, се изготвя на асемблер. За основа се използва автоматично генерирания от програмата ViNi73A файл *.psm. Той се надгражда с помощта на текстов редактор. В качеството на асемблер се използва програмата KCPSM6.exe. Тя е Windows приложение, в чийто прозорец се извеждат съобщенията и се посочва мястото на възникнали грешки. Тази програма не позволява провеждането на симулация на разработваната програма. За симулиране на разработваната програма се използваването на средата pBlazIDE на Mediatronix.

3.1.2. Разработка на МПО модул SPI

Един от интерфейсите, придобил най-широка популярност при изграждане на серийна комуникация между чипове, е SPI. Той е въведен в употреба от Motorola и в момента се използва в продуктите на много производители.

По своята същност това представлява най-простото включване, в което участват само два чипа. При него, протоколът за предаване на данни по интерфейса SPI е пределно прост и по същество е идентичен с логиката на работа на преместващ регистър.

Основен мотив за неговото присъствие в библиотеката с градивни елементи на автоматизирана среда за генериране на вградени PicoBlaze базирани системи е високо бързодействие, комуникация в режим Full duplex, прост апаратен интерфейс и програмна реализация, както и голямото многообразие от периферийни устройства използващи този интерфейс. За тази библиотека са разработени един апаратен и два програмни SPI модула. Техните условни изображения са показани на фигура 3.4.



Фигура 3.4. Условни изображения на SPI модули

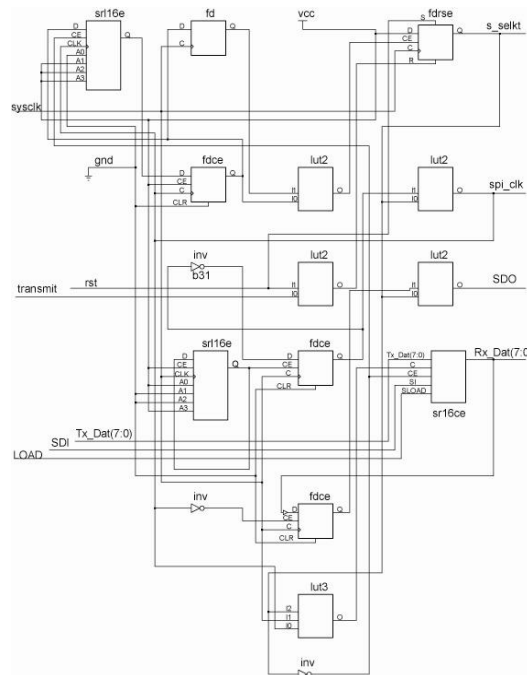
Апаратен SPI модул

Структурната схема на модула е показана на фигура 3.5.

Един подход за изграждане на програмен SPI модул, е предложено от Кен Чапман [46]. За управление на протокола той използва два 8 битови порта.

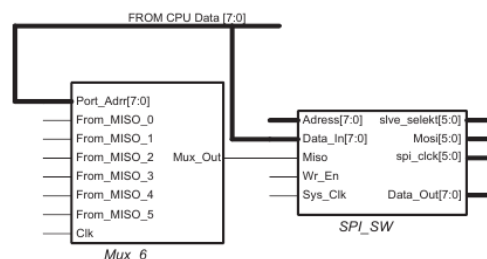
На базата на тази програма в рамките на дисертациония труд са разработени два програмнореализиреми SPI модула с разширени възможности.

Същността на първия програмен модул се свежда до използване на свободните битове в изходния порт, за асоцииране със сигнали за разрешение на подчинени устройства. Това позволява да се постигне управление на 6 независими SPI прибора, включени паралелно само с добавянето на един оператор и шест константи в кода на програмата.



Фигура 3.5. Структурна схема на SPI модула

Еквивалентната структурна схема на този модул е показана на фигура 3.9.



Фигура 3.9. Схема на многоканален SPI модул

Същността на втория програмен модул е ориентирана към използване за работа в режим на прекъсване. Този модул използва свободните битове на входния порт и може да поддържа до 7 различни прекъсвания.

Разработените модули позволяват предаване на данни със скорост близка до 3,3 Mb/sec.

3.1.2. Разработка на МПО модул Baud rate

Основна роля за правилното функциониране на всеки UART модул представлява честотата на стробирание на информацията, постъпваща от и към него. За постигане на необходима точност по стандарт интервала на предавания бит се дискретизира с честота 16 пъти по висока от тази, с която се предава информацията. Така цялостното изграждане на UART базирана системата за предаване на данни се свежда до разработката на модул за получаване на стробираща честота. Стойността на получения делител K се счита за удовлетворителна, когато величината на относителната грешка е под 0,6%. За трите най-често срещани системни честоти, 25, 50 и 100 мхц, използвани в различни апаратни системи за развой, стойностите на делителя K за стандартната поредица от скорости на предаване варира в границите (от 2 до 4000). Точните стойности на делителя, заедно с получените грешки са показани в таблица.

Класическото реализиране на тези делители се извършва в рамките на няколко CLB, което увеличава обема на необходимите системни ресурси за постигане на по-ниски скорости. Броят на необходимите CLB може да се редуцира значително, при използване на LUT таблици. Това позволява да се намали броя на връзките, необходими за изграждането на делителя и гарантира работа с честоти, близки до граничните за съответния прибор. Реализирането на този подход позволява постигане на произволен коефициент на делене от 1 до 16 само с промяна на адреса. При необходимост от по-голям коефициент на делене, тези делители могат да се свързват последователно.

3.2. Апаратна среда за работа с препрограмируеми прибори

За подобряване времето за верификация към средата за автоматизирано генериране на вградени PicoBlase базирани системи бе реализирана апаратна среда за проверка и настройка на апаратното и програмното осигуряване на разработваните системи.

Средата поддържа работа с CPLD и FPGA прибори от сериите XC9500XL, CoolRunner-II и Spartan-6 на фирмата Xilinx. Тя притежава възможности за

въвеждане, извеждане и визуализиране на информация и подпомага процеса на разработка.

Благодарение на това, тя се превръща в надеждно средство за верификация на различни проекти.

3.3. Оценка на ефективността на разработените програмни средства

Основна цел на създадената автоматизирана среда за проектиране на вградени PicoBlase системи е съкращаване на общото време за тяхното реализиране. Опростеният алгоритъм за разработка на вградени PicoBlase системи, показан на фигура 2.1 позволява разделянето на процеса на генериране на две части: специфична и тривиална.

Специфичната част обхваща в себе си всички дейности, свързани с изготвянето на конфигурационния файл на системата и програмата на вградения процесор. Втората част обхваща тривиалните дейности по синтез, имплементация и генериране на бинарен файл, извършвани от съответната развойна среда (webpack, ISE или VIVADO). Времето за изпълнение на тези дейности е важен показател за използваната развойна среда и е в пряка зависимост от обема на проекта. То се измерва с величина, чиято дименсия е [време/милион логически клетки(MLC)].

При вградените PicoBlase базирани системи, количеството на логическите клетки, необходимо за тяхното изграждане, рядко надхвърля стойността 5к. Следствие на това, времето за тяхното създаване се оказва достатъчно малко и може да се пренебрегне. По тази причина, времето, необходимо за реализиране на разработваната вградена PicoBlase базирана система се определя с времето за извършване на всички операции от специфичната част на процеса на проектиране. По тази причина, тези операции се оказват удобен критерий за определяне на ефективността на разработената програмна среда за автоматизирано проектиране на вградена PicoBlase базирана система.

С оглед да се получи достоверна представа за нейното бързодействие, бяха проведени две серии от експерименти. Те позволяват да се получи представа за времената, необходими за съставяне на конфигурационния файл на системата. Във всяка серия взеха участие по 15 човека разпределени в три кетегории : начинаещи, хора с опит и експерти. Задачата на участниците в първата серия бе да въведат файла с описанието на системата, представен на листинг 1 от част Приложения на дисертацията. Резултатите на участниците в първата серия са приведени в таблица 3.6. Задачата на участниците във втората серия бе да съставят файла с описанието на системата по блоковата схема, представена на фигура 2.6. Резултатите на участниците от втората серия са приведени в

таблица 3.7. Представени като графика, тези резултати са показани на фигура 3.20. За сравнение, на същата графика е показано и усредненото време за съставяне на файла с описанието на системата, реализирано с помощта на разработената програмна среда от двама потребители, обучени за работа с нея. Отношението между времената за въвеждане на файла с описанието на системата и това, получено с използването на разработената програма, показващо постиганото с нейното използване ускорение, е показано на фигура 3.21.

Таблица 3.6. Средно време за въвеждане на проект по текст

	Средно време за въвеждане на проект по текст [min/стр]					
	Начинаещи		хора с опит		Експерти	
	[min]	брой грешки	[min]	брой грешки	[min]	брой грешки
	87	11	35	7	27	11
	97	7	40	5	21	9
	71	13	37	9	33	5
	101	8	53	3	31	6
	111	5	48	11	19	12
средно време	93,4		42,6		26,2	

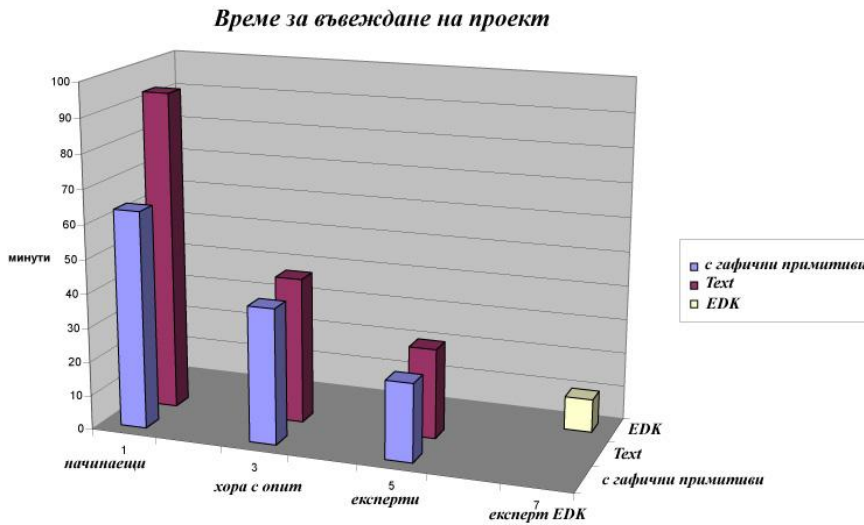
Таблица 3.7. Средно време за въвеждане на проект по графични примитиви

	Средно време за въвеждане на проект по графични примитиви [min]					
	Начинаещи		хора с опит		Експерти	
	[min]	брой грешки	[min]	брой грешки	[min]	брой грешки
	55	1	30	1	27	0
	63	3	40	0	21	0
	71	3	37	0	17	0
	68	0	43	0	31	0
	61	0	48	1	18	1
средно време	63,6		39,6		22,8	

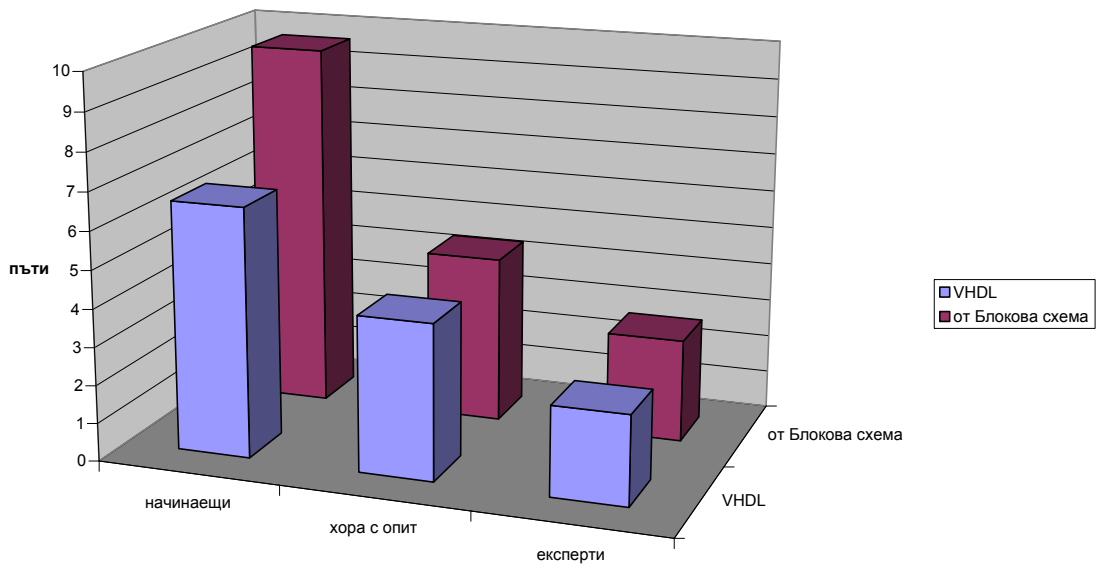
Тези графики показват, че разработената програмна среда за автоматично генериране на вградени PicoBlase базирани системи позволява да се постигне ускоряване на процеса на проектиране, което в зависимост от квалификацията на проектанта варира в границите от 2 до 10 пъти.

3.4. Проектиране на вграден микроконтролер за система за светлинни ефекти в домове на бъдещето

Една от задължителните черти, характеризиращи качествата на домовете на бъдещето е наличието на система за светлинни ефекти.



Фигура 3.20. Средно време за съставяне на файла с описание на системата.



Фигура 3.21. Отношение на времената за съставяне на конфигурационният файл с описанието на системата по класическия начин и с използването на разработената програма.

Нейното присъствие в домовете на бъдещето се базира на съществуващото мнение, че цветотерапията се явява един от методите за подобряване на здравния фактор на човека.

Реализацията на система за светлинни ефекти в домовете на бъдещето в рамките на един FPGA прибор, позволява използването на вградени процесори. Те се оказват най-ефективното средство за реализиране на апаратни ресурси, изпълняващи няколко задачи в режим на време деление. Структурната схема на системата за светлинни ефекти в домове на бъдещето, е изградена по класическа схема, при която главното управление е поверено на РС, а ролята на вградения процесор е сведена до изпълняване на получаваните от РС команди и поддържане на диалог с потребителя. За осъществяване на диалога с РС, в системата на вградения процесор е включен апаратен USB – UART мост, осигуряващ скорост на обмен 115200 бода. Апаратната част, която управлява генерирането на едно или друго светлинно въздействие е реализирана на базата на вградения процесор PicoBlaze вариант 6. Вграденият процесор, съпътстващата го логистична среда и изпълнителни модули са описани на език VHDL, с прилагане на методиката, описана в [6,7] от списъка на трудовете свързани с дисертацията. Тази методика позволява автоматично получаване на конфигурационен файл на изграждания апаратен контролер и шаблон за управляващата програма на вградения процесор непосредствено от блоковата му схема. Управляващата програма е написана на асемблер и заедно с мониторната и комуникационната програма не надхвърля 300 команди. Това позволява в паметта на процесора да се съхранява информация за различни светлинни ефекти, а нейната двупортовата структура позволява презареждане на управляващото устройство в процеса на работа, без това да се отрази на изпълнението на основните му функции.

3.5. Проектиране на генератор на случайни числа

Въпросът за апаратно генериране на случайни числа, заема особено място в процеса на разработка на прецизни математически модели и провеждането на сложни експерименти и обработката на получените от тях резултати.

Необходимостта от създаването на такъв клас прибори се обуславя от факта, че бързодействието, големите функционални възможности на съвременните градивни елементи в лицето на FPGA приборите позволяват изграждането на устройства, откриващи възможности за успешно решаване в реално време на широк кръг от научно приложни задачи.

В качеството на основа за разработеният на базата на FPGA прибора XC6SLX4 от серията Spartan-6 генератор на случайни числа е използвана структурата на генератора тип GENAP [135]. Тя е разширена с апаратни блокове, които позволява генерирането на случайни числа със свойства, практически неотличими от идеалните.

За да се осигури мобилност на разработвания проект, спрямо неговото имплементиране в настоящи и бъдещи модификации на FPGA прибори проектирането е извършено със средствата на езика VHDL. За апаратната реализация на базовите и специализираните модули на генератора са използвани LUT таблиците на CLB блоковете от вътрешната структура на FPGA прибора в режим SRL16 и SRL32.

Този проект бе имплементиран в апаратна развойна среда [133]. Неговото практическо изследване в условия максимално близки до реалните бе извършено в Прага, съвместно с колеги от ИТИА (Институт по теория на информацията и автоматизацията) към АН на Чехия. Проведени бяха пълни функционални изпитания на генератора. Показателите на генерираните от него случайни числа удовлетворяват предварително зададените параметри на генерираните случайни числа.

3.6. Обобщения и изводи

За подпомагане реализирането на не съществуващ в библиотеката на разработената среда МПО модул или необходимост от доработка на управляващата програма на процесора в рамките на тази глава е представена съответната методика. Извършена е оценка за бързодействието на разработената програмна среда. За основа при съставяне на МПО модула съдържащ управляващата програма на процесора, се използва автоматично генерираният в рамките на средата асемблерски файл, към който се добавят описание на специфичните дейности, подлежащи на изпълнение от процесора. Представен е пример за разработка на МПО модул на един апаратен и два програмни модула, осъществяващи комуникация по протокола SPI. Представен е и пример, показващ разработката на модул генериращ стробираща честота за UART, както и възможността за реализирането на модула в рамките на един CLB блок. За подобряване времето за верификация, към програмата за автоматично генериране на вградени PicoBlase базирани системи в тази глава е описана разработената в рамките на дисертационният труд специализирана апаратна среда, която предоставя възможност за проверка на апаратното и програмното осигуряване на всички етапи на разработката.

В качеството на пример за цялостна разработка на вградена PicoBlase базирана система са представени проектирането на система за светлинни ефекти в домове на бъдещето и генератор на случайни числа. Представени са тяхните практически реализации и архитектура.

Приноси на дисертационния труд

1. Направен е анализ на процесите на проектиране на хардуерни устройства с използване на обзор на съвременните FPGA прибори и вградени процесори като е дефинирана необходимостта от разработване на автоматизирани средства за подпомагане процесите на синтез и верификация на функционалностите на хардуерните системи.
2. Разработена е програмна среда позволяваща автоматично проектиране на хардуерни устройства прилагаша вградена PicoBlaze елементна база. В програмната среда са включени нови три типа системни библиотеки:
 - Symbol library
 - PSM library
 - VHDL library

Чрез тези нови библиотеки се постига значително повишаване функционалността на автоматизираната среда за проектиране на вградени системи.

3. Програмната среда е приложена за проектиране на реални хардуерни устройства като:
 - Генератор на случайни числа.
 - Вграден микроконтролер за управление на система за светлинни ефекти в домове на бъдещето
4. Оценена е ефективността на работа на програмната система за автоматизирано проектиране. За целта е създаден алгоритъм за количествена оценка на ефективността от използване на автоматизирани средства за проектиране на FPGA прибори. Алгоритъмът е приложен за случаите на разработените уреди в дисертационната работа.

Бъдещи насоки за работа

Доработка на разработената програмна среда с оглед на нейното използване за автоматично генериране на многопроцесорни вградени PicoBlaze базирани системи.

Доработка на системните библиотеки на разработената програма, позволяващи въвеждането на атрибути за автоматичната им идентификация при генериране на многопроцесорни вградени PicoBlaze базирани системи.

Доработка на системните библиотеки на разработената програма, позволяващи тяхното вграждане в средата WebPack.

Разработка на програмируем модул за разработената апаратна среда, осигуляващ необходимите и достатъчни условия за работата с FPGA прибори от 7-а серия на Xilinx.

Списък на публикациите свързани с дисертацията на маг. инж. Владимир Иванов

1. Иванов. Вл., Иванов. Н. "Етапи при проектирането на picoblaze системи Сб. доклади от Научна конференция 2013 „25 години от полета на втория български космонавт” ,Д.Митрополия, 10-11 Октомври 2013, стр90-94 ISBN 978-954-753-177-2
2. Иванов. Вл. "ХАРАКТЕРИСТИКИ И ОСОБЕНОСТИ НА FPGA СЕМЕЙСТВА SPARTAN 6 VIRTEX 6 И СЕРИЯ 7", *proc. of AUTOMATICS AND INFORMATICS conf., Sofia, 3-5 October, 2012, ISSN 1313-1869 page 95-99*
3. Иванов .Вл. "Управление на Стендове с Препрограмируема Логика", *сб. доклади от Научна конференция „Сервизна роботика и интелигентни системи 2012”, ЦУ БАН, София, 30 ноември, 2012, ISSN1310-8255, pp85-92*
4. Stoilov T., N. Ivanov, V. Ivanov "The Contemporary FPGA Devices Offered by Xilinx" , *Proc. Of International Conference AUTOMATICS AND INFORMATICS* , 11, 3-7 October 2011, Sofia, ISSN 1313-1850 pp B-377-B382
5. *Ivanov Vladimir* "A program for an automatic PicoBlaze type embedded system generation " 14-th International Conference on Computer Systems and Technologies , 28-29 June 2013, Ruse, Bulgaria pp 91-97, ACM ISBN: 978-1-4503-2021-4
6. Ivanov. Vl „On the approach for automatic generation of small embedded PicoBlaze system”, *proc of the 13th International Conference on ACSD, 8-10 July Barcelona, Spain, 2013 pp257-260, ISBN 978-0-7695-5035-0, ISSN 1550-4808.*
<https://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6597648>
7. Ivanov. Vladimir "An approach for a PicoBlaze system generation " *proc of DISTRIBUTED COMPUTER AND COMMUNICATION NETWORKS (DCCN-2013): 7-10 October DCCN-2013 pp 233-237 ISBN 978-5-94836-366-0*

Научноизследователски проекти

1. Анализиране и идентификация на зависимости в големи масиви от данни – приложение за икономически и технологични анализи” по договор № BG161PO003-1.1.06-0023-C0001. „Подкрепа за научноизследователската и развойна дейност на българските предприятия” от ОП „Развитие на конкурентоспособността на българската икономика” 2007-2013г. р-л. проф. д-тн. Т. Стоилов (финансиран от МОН)
2. Проект : “Изследване на Възможностите за идентифициране на кибер-заплахи и тяхната връзка с поведенческата динамика на потребителите в домовете на бъдещето ” FFNNIPO_12_00329 р-л. доц. Л. Боянов. (финансиран от МОН)

3. Проектиране и разработване на йерархични информационно-управляващи системи р-л. проф. д-н. Т. Стоилов (финансиран от ИИКТ)
4. ” Използване на съвременни препрограмируеми прибори за разработка на генератори на случайни числа от типа GENAP предназначени за Monte Carlo симулации във финансови изследвания работещи на РС“, договор по ЕБР между ИИКТ БАН и Институт по теория на информацията и автоматизация (ИТА) ЧАН – Прага 2011-2013г.

Литература

1. С.И.Перницкий Многофункциональность. Направления исследований и некоторые способы реализации. TRIZ-fest-2007
- 10 www.Xilinx.com /publications/XCELL issue 51.
27. Altera Corporation, The ARM92T Escalibur Development Handbook.
33. Altera Corporation, Nios® II Processor Reference Handbook.
34. LatticeMico8 Core Source Code Revision 2.3 VHDL, Lattice Semiconductor Corp.
46. Chapman КСРСМ6 relise 7, www.xilinx.com
49. Вариченко Л.В. Абстрактные алгебраические системы и цифровая обработка сигналов, Киев, Наукова думка, 1986
52. Малцев А.И. Алгебраические системы М., Наука, 1970.
53. Ленг С. Алгебра М., Мир, 1968.
66. Ken Chapman DS2432 Communicator, Xilinx, April, 2006
67. Файн В.С. Распознавание образов и машинное понимание естественного языка М.: Наука, 1987.
68. www.Fine_System.org
98. И. Шагурин Системы на кристалле особенности реализации и перспективы применения. Сп. Электронные компоненты №1 2009 стр. 58
- 103 Ал. Калачёв многоядерная конфигурируемая вычислительная платформа zynq7000 ж. современная электроника № 1 2013 стр.22
110. Bryan H. Fletcher FPGA Embedded Processors Embedded Training Program Embedded Systems Conference San Francisco 2005 ETP-367 pp18
111. А.Е. Платунов, Н.П. Постников, Высокоуровневое проектирование встраиваемых системы Учебное пособие ИТПД Санкт-Петербург 2011
126. <http://www.actel.com>.
95. Сравнительный анализ применения ПЛИС и микропроцессоров при разработке информационно-управляющих систем, важных для безопасности АЭС // Научно-технический отчет. НАУ им. Н.Е. Жуковского «ХАИ», НТСКБ «Полисвит», ИПМЭ им. Г.Е. Пухова НАН Украины, ИПММС НАН Украины. – 2005.
128. http://forums.xilinx.com/t5/PicoBlaze/PicoBlaze_FAQ.doc
133. Иванов Вл. „Универсална апаратна среда за развой с репрограмируеми прибори“, сб. трудове на НМШ Русе, 2013 pp 35-38, ISSN 1314-9024.
135. J. Havel The generation of truly random binary digits J. Phys. E: Sci. Instrum 1973, vol 6.

Abstracts of Dissertations

Number 1, 2015

INSTITUTE OF INFORMATION AND COMMUNICATION TECHNOLOGIES
BULGARIAN ACADEMY OF SCIENCES

БЪЛГАРСКА АКАДЕМИЯ НА НАУКИТЕ

ИНСТИТУТ ПО ИНФОРМАЦИОННИ И КОМУНИКАЦИОННИ ТЕХНОЛОГИИ

Брой 1, 2015

Автореферати на дисертации